



# 功率系统设计: 推动全球创新



特别报道: 健康/医疗和移动 (PG30)



# 从 50 MHz 至 4 GHz: 来自德国测试测量专业 厂商的示波器家族

快速操作, 使用方便, 测量精确。

- R&S®RT02000: 信号测量成就梦想。(带宽: 600MHz 至 4GHz)
- R&S®RTE: 功能强大, 操作简便。(带宽: 200 MHz 至 2 GHz)
- R&S®RTM2000: 即开即测。(带宽: 200 MHz 至 1 GHz)
- R&S®HMO3000: 日用之选。(带宽: 300 MHz 至 500 MHz)
- R&S®HMO Compact: 物超所值。(带宽: 70 MHz 至 200 MHz)
- R&S®HMO 1002: 物超所值。(带宽: 50 MHz 至 100 MHz)
- R&S®ScopeRider: 两分钟体验, 一见倾心。(带宽: 60 MHz 至 500 MHz)

所有罗德与施瓦茨示波器都在一台设备中集成了时域、逻辑、协议和频谱分析功能。

请在 [www.scope-of-the-art.com/ad/all](http://www.scope-of-the-art.com/ad/all) 了解更多

[www.rohde-schwarz.com.cn](http://www.rohde-schwarz.com.cn)

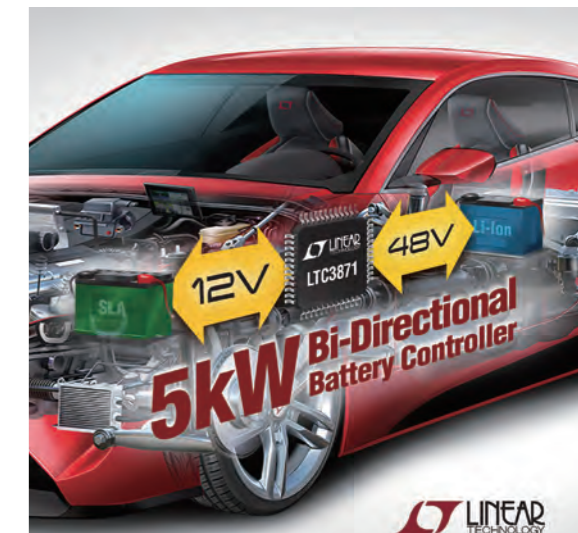
免费客户支持热线 800-810-8228 400-650-5896



## 功率系统设计: 推动全球创新

[WWW.POWERSYSTEMSDESIGNCHINA.COM](http://WWW.POWERSYSTEMSDESIGNCHINA.COM)

请访问我们的在线内容、产业新闻、产品、专访和过往杂志。



### 封面故事

48V/12V 双电池汽车系统需要双向 DC/DC 控制器实现最佳性能

### 2 刊首语

#### 产品聚焦

雅特生科技推出适用于医疗设备的全新系列 650W 交流 / 直流电源

### 4

#### 新闻热点

ROHM 通过 SiC 技术发力 Formula E

### 5

#### 市场观察

健康与医疗电子产品  
作者: Kevin Parmenter, PSD 撰稿人

### 6

#### 设计指南

实现 PWM 控制器  
作者: Ray Ridley, Ridley Engineering

### 7

#### 技术访谈

东芝 2016 媒体沙龙演绎重点产品  
作者: 刘洪, PSDC 主编

### 9

SiTime 以高精度 MEMS 振荡器进入小基站市场  
作者: 刘洪, PSDC 主编

### 11

Kilopass 欲以颠覆技术改变 DRAM 产业格局  
作者: 刘洪, PSDC 主编

### 13

只要“核”, 不要整个 FPGA, 好处多多  
作者: 刘洪, PSDC 主编

### 16

### 封面故事

### 19

48V/12V 双电池汽车系统需要双向 DC/DC 控制器实现最佳性能  
作者: Bruce Haug, 凌力尔特公司

### 技术特写

#### 电能质量

用有源谐波滤波器改善电能质量, 减少谐波  
作者: 爱普科斯公司 • TDK 集团成员

### 22

#### 电源设计

克服功率密度挑战  
作者: Jian Yin, Intersil 公司

### 25

#### 低功耗设计

基于 FPGA 的低功耗设计  
作者: Prem Arora, 美高森美

### 27

#### 特别报道:

#### 健康 / 医疗和移动

### 30

SRAM 在新一代 IoT 和可穿戴嵌入式设计中的作用  
作者: Anirban Sengupta 和 Reuben George



热点产品新闻、行业新闻及更多内容请访问网站:  
[www.powersystemsdesignchina.com](http://www.powersystemsdesignchina.com)

### 33

解读智能手机光学防抖技术及镜头驱动方案  
作者: 本刊根据罗姆公司演讲整理

### 36

功率 MOSFET 引领驱动更高的电源能效  
作者: Takashi Akiba, 安森美半导体

### 38

新型异构为多核设计提供更高系统效率与可扩展运算能力  
作者: 本刊根据 Imagination 演讲整理

#### 绿色视点

### 40

三大特性让下一代移动电源实现差异化  
作者: 刘洪, PSDC 主编



功率系统设计: 推动全球创新

Power Systems Corporation  
中国广东省深圳市福田区八卦四路13号  
西座1-2楼  
邮编: 518029  
www.powersystemsdesignchina.com

主编——功率系统设计中文版  
刘洪  
powersdc@126.com  
电话: 010-68797916 13651220041

出版人  
Jim Graham  
jim.graham@powersystemsdesign.com

合作出版人  
Julia Stocks  
julia.stocks@powersystemsdesign.com

管理和制作  
崇亚文化传播有限公司  
地址: 中国广东省深圳市福田区八卦四路  
13号西座1-2楼  
邮编: 518029  
电话: 0755-82240466

中文网站:  
www.powersystemsdesignchina.com

英文网站:  
www.powersystemsdesign.com

移动网站  
www.PSDmobile.com

版权所有: 2016年11/12月  
ISSN: 1815-3453

Power Systems Corporation 和 Power Systems Design China (功率系统设计中文版) 对由于资料的差错或遗漏, 不论这样的差错是否源于疏忽、意外或省略, 都不对任何人承担任何责任。

订阅:  
www.powersystemsdesign.com/subscribe-psd-magazine?f=ch

第十二卷, 第六期



# 几步轻松搞定电源设计

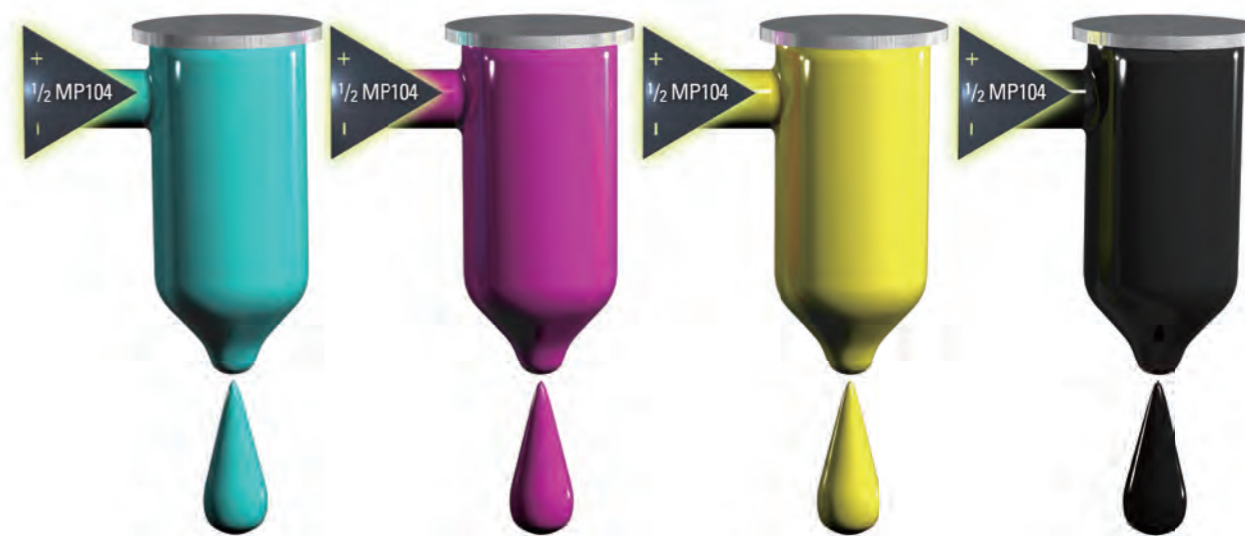
日前, 德州仪器在北京介绍了其WEBENCH® 电源和放大器工具的最新进展。它们的确是创新的设计工具, 能够帮助工程师解决电源等设计的实际问题。他表示, 对工程师来说, 设计挑战无处不在, 该工具可以让设计的每一步都变得简单, 实现点对点选择、设计和原型机制作。

面对无处不在的模拟应用和设计挑战, 17年前, 德州仪器(当时的美国国家半导体)开发了该设计工具。它让设计的每一步都变得简单, 从点对点选择、设计到原型机制作。这个工具为什么可以节省宝贵时间? 因为它只有4个步骤: 选择、设计、分析和导出。选择时, 要输入设计参数并查看几十款与需求相吻合的定制设计; 采用Visualizer来比较替代方案, 并针对性能、成本和占板面积来优化设计; 客户可从诸多定制设计方案(其采用了从一个价格和库存信息每小时都在更新的大型组件库中挑出的器件)中进行选择。之后进行设计, 看看哪款解决方案最适合自己的需求, 并查看原理图和组件, 可以定制物料清单(BOM)及其特性, 复查关键操作值, 如效率和占空比; 如果需要则进一步改善设计, 设计参数每次变更都

保持及时更新。然后是分析, 利用内置的快速和简易的SPICE仿真来分析电气特性, 采用一个简单而强大的界面来研究电源的热性能。最后立即将原理图、电路板布局和仿真下载到CAD工具中; 可以从最喜爱的供应商那里订购自己的BOM组件; 打印详细PDF报告以供复查之用。

上述电源设计工具可以让AC/DC电源设计简单容易。隔离式AC/DC电源的典型应用包括: 电池充电器、笔记本电脑适配器、消费类电子产品, 但是反激式拓扑需要通过变压器隔离, 设计过程复杂、耗时。其电源架构中增加了新功能测序和负载开关, 可以实现电源树系统的测序。负载开关可改善电源树系统, 例如在FPGA和微处理器的DDR终端中。

刘洪  
功率系统设计主编  
powersdc@126.com

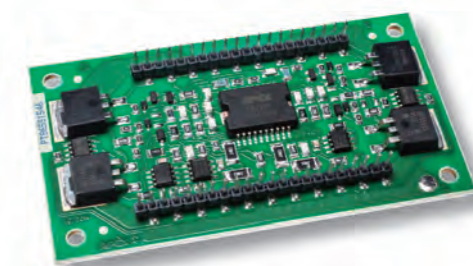


# 双通道喷射驱动!

MP104 用速度、电流和电压驱动多个喷墨打印头

节省空间, 节约成本

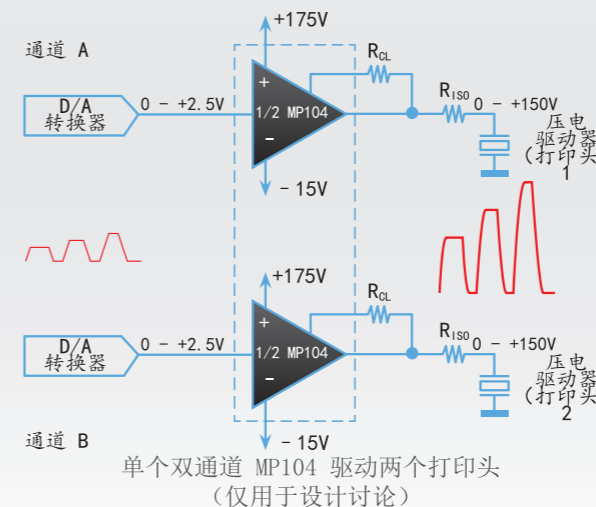
Apex MP104 是一款低成本的双通道功率放大器, 旨在使用单个节省空间的装置驱动多个压电负荷。MP104 增强电路能在每个通道提供超过 10A 的峰值输出电流时保持平衡, 还能减少串扰。MP104 工作电源电压高达 180V, 将输出接地而不是接入负电源轨 (+V<sub>S</sub> 到 GND), 以减少高昂的供电费用。MP104 还具有低电流负压电源 (≤50mA), 以在不超出共模输入范围的情况下允许输入到零伏。



开放式产品技术  
42-引脚 KF 封装

印记 91.4 mm x 50.8 mm

有关使用详情, 请访问  
[apexmic.ro/psdcMP104](http://apexmic.ro/psdcMP104)



[apexmic.ro/psdcMP104](http://apexmic.ro/psdcMP104)



# 雅特生科技推出适用于医疗设备的全新系列650W交流/直流电源



雅特生科技 (Artesyn Embedded Technologies) 宣布推出一系列型号为CNS650-M 的医疗设备电源。这系列输入范围较宽的单输出电源大小只有4x6英寸, 属业界的标准尺寸, 并有强制对流和自然对流两种散热方式可供选择, 若采用强制对流方式散热, 可提供650W的输出功率 (峰值为750W); 若采用自然对流方式散热, 则可提供400W的输出功率 (峰值为650W), 而无负载功耗则不超过500mW。CNS650-M 系列电源产品有12V、24V和48V等不同版本可供选择, 全部配备一个12V的风扇输出和另一5V的待机输出。此外, 这系列电源可在 -40 至50摄氏度的宽广温度范围内连续不断提供满功率的输出, 若操作温度高达80摄氏度, 则可降额输出。

这系列高效率的电源已获发多个相关认证, 符合医疗器械和信息技术设备的产品安全规格, 可为患者提供双重绝缘保护 (2xMOPP), 让病人全面隔离, 以免设备通电后会误伤病人。这系列电源产品的交流绝缘电压高达4000V (输入与输出之间), 输入与保护接地 (PE) 或输出与保护接地之间的交流绝缘电压则可达1500V, 而且所有型号都属BF型医疗设备电源, 其特点是可直接接触患者

身体 (心脏除外), 因此最适用于超声波监视器、血压计、保温箱、心电图 (ECG) 机和手术台等医疗设备。

若有关设备需要提供较大量的供电, 这系列电源产品的主动式均流电路可通过信号线路将两个或以上的电源并联一起, 以提高输出的电流量。此外, 这系列电源产品也可通过内置的PMBus™ 接口支持灵活而全面的数字化通信, 并按照PMBus 指令协议的规定传送控制和监测信号, 以便监控电压、电流和温度, 以及汇报错误情况。

CNS650-M 系列电源的高度不超过1U, 并有U型、开放式和封闭式尾扇等不同版本可供选择 (目前12V的一款产品有开放式和封闭式尾扇两个版本)。这系列电源产品的主动式功率因数校正 (PFC) 功能符合IEC 61000-3-2 规格标准, 而内置的B类 (Class B) 防电磁干扰滤波器则可抵抗电磁干扰和射频干扰, 抵抗传导放射物干扰的能力达B级 (Level B) 水平, 而抵抗有屏蔽辐射干扰的能力也达B级 (Level B) 水平。

CNS650-M 系列电源产品符合多个医疗和其他认证的产品安全规定, 有关资料详列于该系列产品的网页。

[zh-cn.artesyn.com](http://zh-cn.artesyn.com)

# ROHM 通过 SiC 技术发力 Formula E

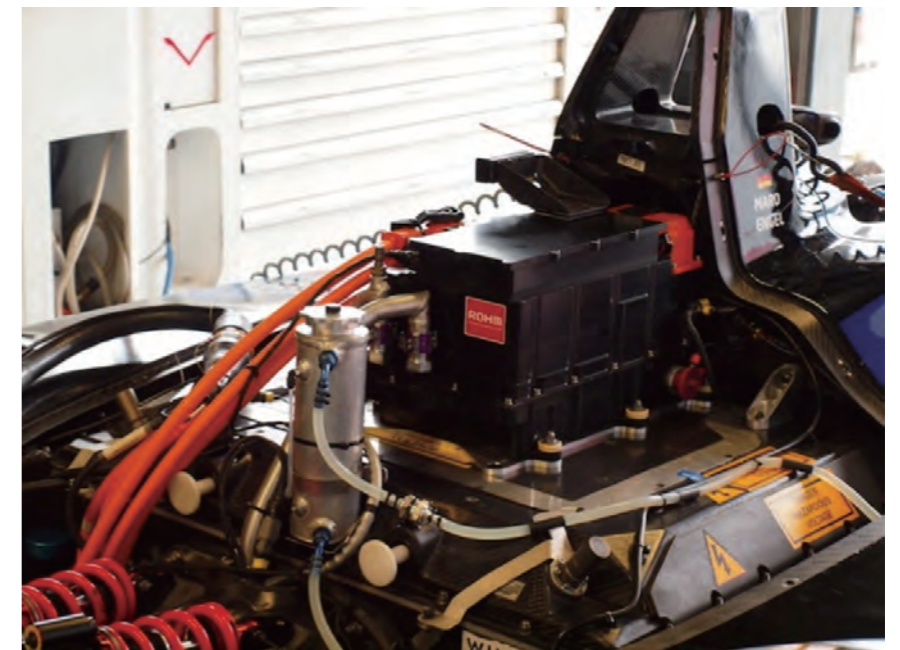
在香港新的2016/2017 Formula E的第一场比赛中, ROHM半导体展示了其尖端碳化硅 (SiC) 技术。从第三赛季开始, 领先的日本半导体制造商开始赞助并正式与Venturi Formula E车队合作。ROHM和Formula E的Venturi之间令人兴奋的合作突显了全电动赛车系列-电源管理成功的关键。

Formula E的挑战是找到使用电池提供能量的最有效的方式, 并将其应用在道路上。为此, ROHM 采用了碳化硅功率器件的新技术。这种材料可以比传统硅承受更高的电场, 这会导致非常低的功耗和更高的耐温性。因此, ROHM 和 Venturi 希望获得竞争上的优势, 同时也推动新技术解决方案的开发, 以提高功率转换效率。

第三赛季的逆变器采用嵌入式碳化硅肖特基二极管, 使它比第二赛季的逆变器轻了2公斤。电效率增加了1.7%, 而热提取组件的体积减少了30%。但这只是一个开始。在第四赛季, SiC MOSFET 集成逆变器预计将带来更大幅度的改善。

ROHM 在2010年于世界首家开始量产SiC-MOSFET, 作为SiC功率元件的领先企业, 进行着世界最先进的开发。在汽车领域中, 于快速充电用的车载充电器方面已经拥有了压倒性的市场份额, 在电动汽车的马达和逆变器方面的采用也在加速。

作为电动汽车的崭新舞台, 全世界的赛车迷都为电动方程式赛车的魅力所倾倒。其于以往的汽车竞赛有很



大不同的地方是电源管理能力的重要性, 如何更高效地使用储存在蓄电池内的电力将左右着最终的胜负。

ROHM 董事东克己表示, “非常高兴看到我们的技术为电动方程式赛车作出了贡献。我们希望在赛道上证明我们产品的质量和效率。在今后几年, 相信SiC功率元件将会越来越多地被运用在混合动力和纯电动汽车中。我们希望能通过在多种产业乃至社会更广泛的领域实现更具经济性的技术, 在能源政策改革中扮演重要的角色。”

在汽车行业, 越来越多的电动汽车和逆变器使用SiC运行, ROHM 已经在车载充电器快速充电方面占有压倒性的市场份额。ROHM 也是系统

LSI行业的领导者, 有很大的AEC-Q认证ASIC、ASSP产品阵容, 包括为发动机控制单元 (ECU) 优化的LED驱动器、电机驱动器和栅极驱动器, 以及标准分立元件, 如晶体管、二极管和一般集成电路。将SiC技术引入Formula E和电动汽车是改变驱动器技术的重要一步。

[ROHM Formula E \(micro.rohm.com/en/formulae\)](http://micro.rohm.com/en/formulae)

# 健康和医疗电子产品



作者：Kevin Parmenter, Power Systems Design 撰稿人

医疗电子的世界正在以新的和令人兴奋的方式改变——可穿戴式市场开启了消费者能够采用一些监测和分析的能力，以前你必须有一个医生来测试。

个人可以通过手机应用程序和蓝牙、Wi-Fi——云等，使用无线连接来监控自己的健康传感器。

当然，所有这一切都需要通过能量收集、电池、超级电容器和充电器，包括无线充电。现在受益于推动标准的消费电子技术，已延伸到了专业医疗设备。这种驱动技术的消费技术快速设计周期的一些缺点是产品寿命末期的问题。

许多医疗电子产品需要很长时间才能开发并得到批准，产品发布的公司通常要面对产品寿命末期的问题。可以保持产品和多年来一成不变的公司将比其他供应商更受欢迎，因为他们有消费生命周期，并在医疗市场上实施。其他问题是，医疗环境中的无线技术可以和已经引起了电磁干扰-电磁兼容问题。

医疗电子产品的全球标准现在包括在2017-2018年启动的根据国家-地区的强制性60601第四版EMC。大多数医疗电子公司在所有新设计上都接受了强制性的立场。本标准包括敏感性以及辐射干扰。

我们知道，病人和医生都带着电话进入医疗环境——这不应该中断设备，干扰用于医院的无线遥测的无线设备。专业医疗设备已从医院更多地进入便携式家用医疗保健，包括养老院和医生办公室和诊所——我们看到了Class II的要求（在这种情况下，没有接地），这类似于触摸泄漏电流的CF（心脏起搏）要求。

这些线路连接设备的要求比已经严格的B和BF额定医疗设备更严格。在可能的情况下，无线充电可实现低功耗诊断仪器的充电、使用，然后用没有流体入侵的孔存储，因为它用存储的电荷工作，而没有外部导电路径。

在救护车运送时，设备也会有冲击和振动。谈到医疗推车——需要无线充电，而当脱离或拔出时，就需要逆变器——UPS系统和超级电容组（或电池），所以它们可以从医疗环境的一个地方移动到另一个地方，并工作30分钟或以上，直到重新联接。

物联网也是这里的一个因素，因为预计设备将连接到网络，并安全地通信测试结果。这也助于服务人员不必访问设备来诊断和修复设备中的问题。

由于电网不发达的巴西、俄罗斯、印度和中国金砖四国等新兴经济体希望提高医疗护理质量，因此，需要5秒钟的300 VAC浪涌生存能力，高浪涌可满足电源线K.21的增强瞬变。

如果这还不够，我们的电力电子设备还有海拔5000米的要求，以满足爬电间隙的要求，在高海拔地区国家或在飞机上销售和使用的设备需要获得这一批准。这些和其他要求往往被忽视，它确实需要一个长期的努力，以满足这些应用所规定的严格要求。大量电力电子设备呈现的机会很多，从能量收集到X射线的三相电源、辐射设备和磁共振成像，未来的一切都是光明的。

# 实现 PWM 控制器

## 创建配置数字的模拟控制



作者：Ray Ridley, Ridley Engineering

这里，我们将看看坚固耐用、灵活的控制如何可以用模拟块迅速实现使用一个8位微控制器。对于许多定制电源，这提供了最佳组合的抗噪性、高性能、短开发时间和数字的灵活性。

### 模拟 PWM 控制电路

图1显示了一个传统的PWM控制器，如经过良好测试的3842设计。来自电源的输出电压与参考、放大和补偿进行了比较，并用一个锯齿波电流模式信号插入一个比较器。这种控制器已经用了30年以上，坚固、可靠、

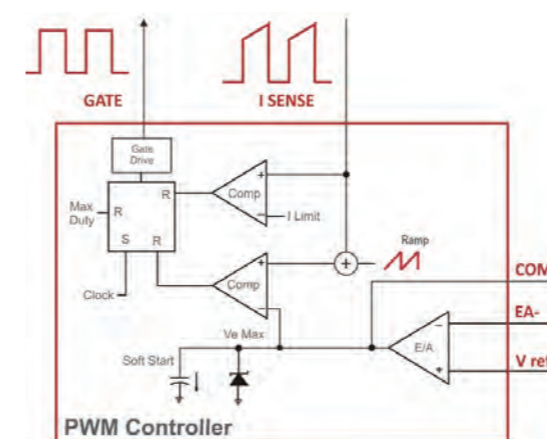


图1：传统模拟 PWM 控制器。

多来源，并在行业中经过彻底测试。尽管它们很古老，这些模拟电路仍在行业中保持的强大优势。

### 优势如下：

1. 很好的抗干扰性。控制芯片工作在高噪声环境，但斜坡参考方法和运算放大器可以用低成本实现。
2. 高速原型开发和调试。器件已被很好了解和提供，所有波形都可用于探测和分析。
3. 用简单的比较器实现 PWM 输出脉冲的无限分辨率。
4. 在输入端使用有参考的模拟放

大器实现严格的调节。

### 缺点是：

1. 通过代码改变没有可编程的灵活性。在电路板上必须改变元件值或连接。
2. 主时钟容限差。这是模拟斜坡和参考所产生的，非常易受的噪声、抖动和假早期复位的影响。时钟抖动显示了输出上不能过滤的随机噪声。
3. 增加了电流模式补偿斜坡的难度。它必须用外部网络实现，并与检测到的电流相加。
4. 电流检测净空的价值太低。假设大多数集成电路设计是电阻电流检测。在更高的功率水平，使用了电流互感器，且更多的信号是可取的。

### 不同层次的数字控制

数字控制可以解决所有模拟控制的问题，但它也创造了很多问题。我们将在未来的文章中讨论这些问题。有四个主要层次用数字控制可以实现：

1. 全数字控制。所有模

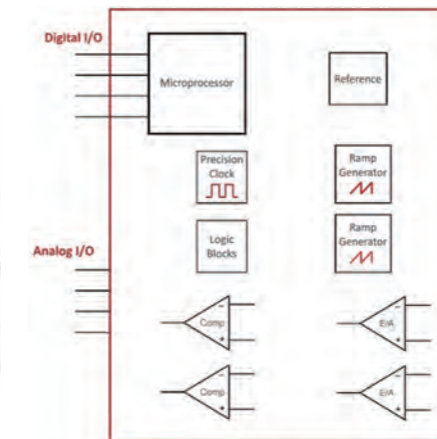


图2：具有可配置模拟块的数字控制器。

拟输入都用数模转换器处理，补偿和占空比每个周期都由微处理器设置。一个高性能的控制器需要有快速的数学加速器，以满足高带宽性能要求。这对低功耗和低成本系统是不理想的，虽然大多数数字设计师往往会走这条路，并假设它工作得更好。如果采取这种方法，代码的坚固性是一个极其严重的问题。

2. 有模拟 PWM 输出比较器的数字。全数字补偿和输入 D-A 处理同上，但输出 PWM 脉冲是由一个 PWM 比较器产生的。研究和经验表明，一个 PWM 比较器可管理最快的循环，并降低数字处理的负担。

3. 数字可配置模拟块。数字处理器用于控制模拟功能来重建模拟电路。所有模拟的优点是在必要时保留了一个可重构系统的额外好处。数字监测也包括其中。

4. 有固定模拟块的数字监控。这基本上是一个模拟控制器，它是硬连接的标准功能。

### 数字配置的模拟控制

8 位微控制器由 Microchip 提供，有助于电源设计人员控制自己的模拟 PWM 控制器。这提供了一个巨大的机会来修复旧模拟控制芯片的许多错误，同时也为复杂设计集成了数字功能的灵活性。对于许多应用，这提供了最好的两个优势。

许多模拟设计师有一个很好的感觉，他们的希望在一个新的模拟器件，但集成电路制造商很少听取电源设计人员的意见，并给他们所需要的东西。利用新的芯片，模拟设计人员可以方便地控制其理想的控制芯片。在开发电源设计时，这可能会导致最大的生产力。

控制器如图 2 所示。微处理器用来设置多个模拟外设之间的连接。所有这些独立运行微处理器的核，因此被称为核独立外设 (CIP)。由于它们

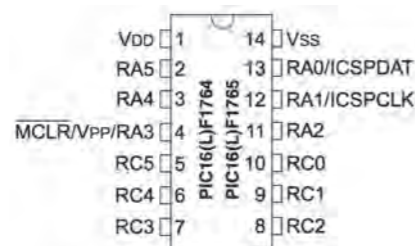


图 3: 控制器的数据表引脚分配。

是全模拟的，没有完全数字控制所固有的相位延迟问题，最大带宽可以从系统中获得。

用这种方法完全解决了模拟控制器的几个问题。

1. 精密时钟。频率设置为 0.25% 精度，并不受抖动影响。这允许随转换器进入调节顺利运作，这是正常模拟控制非常罕见的体验。有一个精确的时钟是巨大的帮助，可以跟踪 PWM 控制芯片许多与噪声相关的不稳定影响。

2. 电流模式补偿斜坡的创建与总结。这实际上可以从误差放大器电压中减去，而不是添加到当前的信号中，允许更简单的设计和调试。

3. 设置紧容限的最大占空比能力。转换器可以运行在更大的占空比，因为时间是如此精确。

4. 电流检测输入的空间可设置高达 5 V。这实现了高噪声和高功率应用，应使用电流互感器，以提供很好的抗噪性。

### 数字实现障碍

许多设计师想实施某种形式的数字控制，但发现过程令人生畏。当你看了这个器件的 564 页数据表，引脚图没有迹象表明这是一个强大和灵活的模拟控制器。在一个模拟工程师看来，引脚标记很神秘 (见图 3)。看标

签，并检查详尽的数据表完全隐瞒了芯片的有用性。当一个芯片工程师在我们的设计研讨会上展示给我们的时候，我们偶然发现了这一问题。

然而，一旦正确的程序被加载到处理器，该引脚可变成更熟悉的方式。图 4 中红引脚对应于熟悉的 3842 控制器。然而，性能大大超过了有精确噪声免疫时钟的 3842，实现了更高的电压阈值和完全可控的补偿斜坡。

### 加入流

现在有一个新的选择，设计师将模拟和数字控制结合成一个低成本器件。这是我们行业中的第一次，它可以很容易地建立一个有模拟块的定制 PWM 控制器。同时，许多流行的模

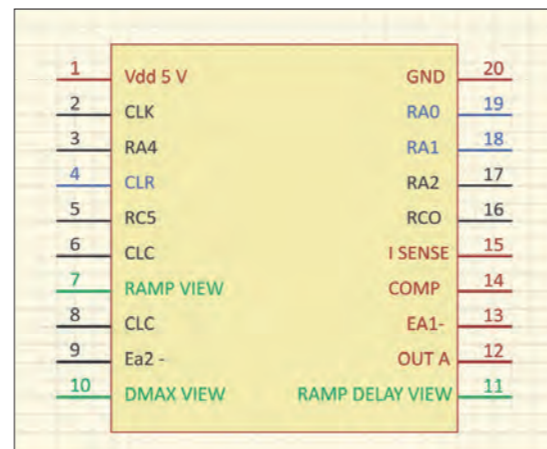


图 4: 修订后的引脚分配布局。

拟 ASIC 的恼人问题可以用新的方法解决。这为设计人员提供了巨大的自由，以建立一个坚固和灵活的控制，用电力系统来正确工作。全面的应用说明可以从 [1] 下载，以了解更多关于使用这个新器件的内容。

### 参考文献

1. Microchip application note: <http://ridleyengineering.com/download-microchip-appnote.html>

[www.ridleyengineering.com](http://www.ridleyengineering.com)

# 东芝 2016 媒体沙龙演绎重点产品



作者: 刘洪, PSDC 主编

日前，东芝媒体沙龙在北京举行，东芝电子 (中国) 公司三大业务部门分别介绍了其优势产品及在华战略。

### 汽车电子：主攻 ADAS 和虚拟仪表盘

“当今最热的话题是房地产，其次就是汽车了。”公司工业及汽车行业市场部总监谭弘风趣地说。汽车中的无人驾驶、车联网、新能源车是汽车的三大趋势。这些趋势都离开汽车电子。

无人驾驶方面的基础之一是 ADAS (高级驾驶员辅助系统)，东芝的 Visconti2 芯片已于 2015 年 10 月开始用在电装公司的 ADAS，堪称市场上第一批实现商用 ADAS 的芯片，特点是 100ms 内能检测到对象。最新的 Visconti4 有 8 核 14 个图像 / 算法加速器，特

### Visconti4 - 东芝最新 ADAS 芯片



8核 + 14个图像/算法加速器

可实时处理8项功能



色是可白天黑夜地进行行人检测和车道识别, 50ms内可检测到。通常, 检测距离主要取决于摄像头, 毫米波雷达可辅助检测。

另外, 全虚拟仪表盘是趋势, Capricon芯片已用于中国本土车。今年3月, 号称最美的SUV吉利博越从宁波北仑下线。

车联网方面, 大数据量的传输需求使汽车总线CAN转向Ethernet AVB (AEB: Audio / Video Bridging), 东芝与高通共同开发了全面支持高通汽车专业平台的Ethernet AVB桥接芯片Neutrino; 大数据量的存储需求使eMMC广泛使用。

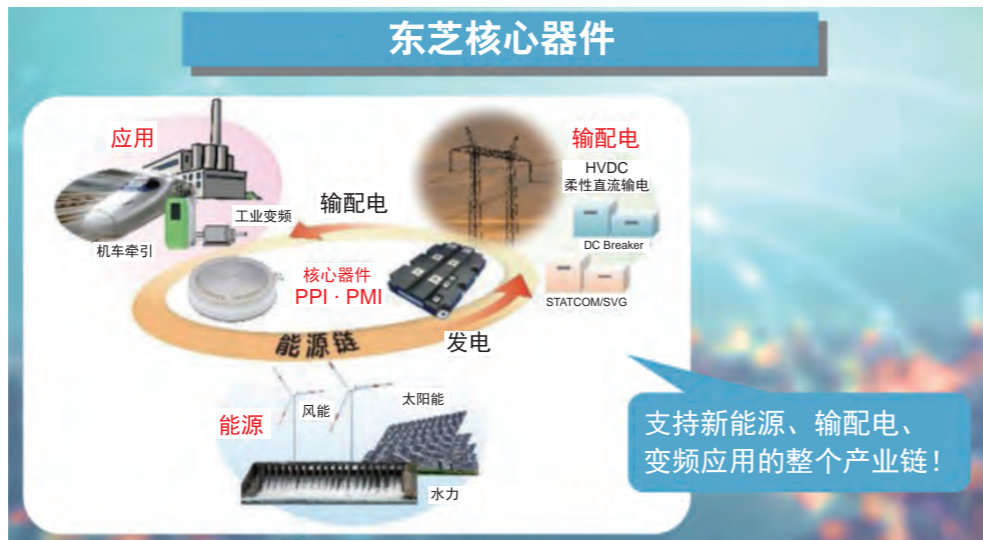
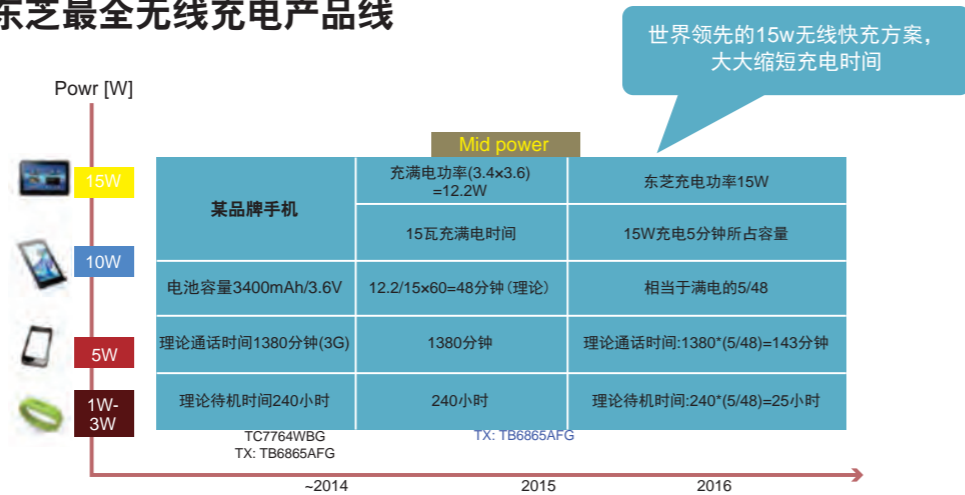
对于新能源车, 控制信号与电力驱动必须隔离, 车规级光耦广泛应用(50-60颗/辆), 东芝光耦在全球市场占有率第一, 可以满足市场需求。

### 蓝牙看好5.0, 无线充电已有15W

东芝是蓝牙最早的五个缔造者之一, 蓝牙联盟始于1998年5月。系统LSI战略业务企划统括部、系统LSI战略市场部门副高级经理陈霄东称。BT5.0技术将对WiFi和ZigBee有巨大冲击, 因为距离和WiFi一样, 可达200米, 功耗更低, 而且还能组网。通过手机, 可以使各种设备互联互通。例如煤气如果报警, 手机可以知道, 进行控制。总之, 智能家居概念是把所有传感器/终端连接起来, 每个行业和运营商有不同的想法, 蓝牙是这些想法实现的渠道。

无线充电方面, 东芝几乎加入了

### 东芝最全无线充电产品线



所有无线充电标准, 有拥有相关技术。看好无线充电鞋, 无线充电宝, 无线充电办公桌等。无线充电台灯已用于宜家家具。从2W到15W, 东芝都有产品。

东芝最新的是15W充电芯片, 东芝非常看好。15W是什么概念? 例如某知名品牌手机, 48分钟(理论上)可完成充电(如下图)。至于某知名品牌手机的广告上宣传的充电5分钟, 通话上百分钟的手机, 因为是有线充电, 所以效率高; 如果换为东芝无线充电方案, 则可以通话143分钟(理论上)。

### 分立器件: IEGT 是明星

东芝电子(中国)公司分立器件战略业务统括部经理苗汗洁介绍了东芝的分立器件, 包括: 小信号器件和标准逻辑器件、功率器件和光电器件。在中国主推功率器件, 明星产品是大功率的IEGT。PPI压接式封装IEGT具有四大优点: 高热循环能力来自于无引线键合; 陶瓷外壳封装的防爆结构; 驱动方式与目前的IGBT相同; 便于多颗器件的串联应用, 可广泛应用于整个能源链。

[www.toshiba.com.cn](http://www.toshiba.com.cn)

# SiTime 以高精度 MEMS 振荡器 进入小基站市场



作者: 刘洪, PSDC 主编

日前, SiTime公司(SiTime Corporation)宣布推出创新产品Elite Platform™, 其中包含Super-TCXO™(温度补偿型振荡器)和多款振荡器。公司营销执行副总裁Piyush Sevalia在发布会上表示, 这些高精度器件可以用来解决电信与网络设备存在已久的时钟问题。即使在有环境压力的情况下, Elite Platform仍有助于通信设备达到最优异的性能、可靠性及服务质量。

### 颠覆全球 15 亿美元电信与网络时钟市场



Piyush Sevalia认为, 随着高速时代的来临, 消费者追求高速上网、可随时随地连接网络, 而电信运营商也在大力构建基站以提升网络密度。为满足此需求, 电信运营商不断增强其系统的稳定性及通信的品质, 为消费者提供更好的使用体验。其中, 作为电信设备核心的MEMS振荡器已成为保持通信品质及稳定性的关键元件。为协助电信运营商和网络厂商将高稳定性、高精度及最高效能的产品提供给消费者, SiTime推出了Elite Platform。

他介绍, 此前SiTime丰富的时钟产品覆盖了整个电子行业, 是当之无愧的时钟行业和技术领导者。在60亿美元时钟市场, SiTime此前并未涉及NSST(连网、服务器、存储与电信)市场。随着网络密致化(network densification)趋势的影响, 在地下室、路边、屋顶及电线杆等

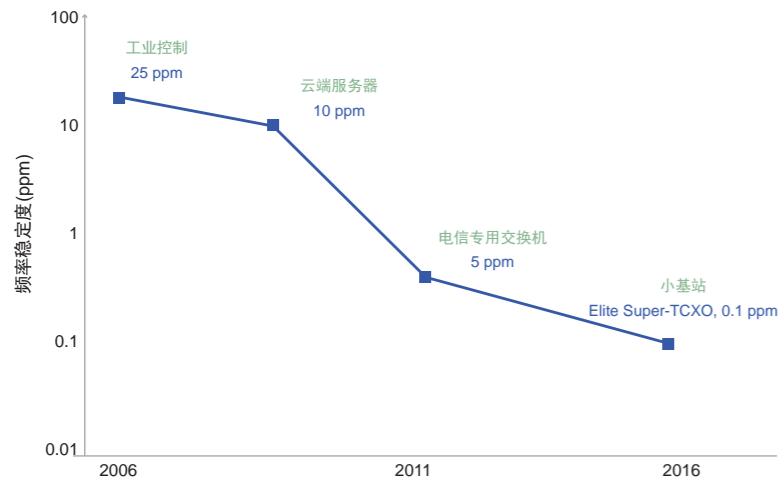


一般应用均可使用SiTime的MEMS振荡器



不受控环境中必须部署的设备数量快速增加。因此, 这些系统中的高精度时钟元件必须能在高温、热震荡、振动以及不可预期的气流下持续运行。因此, 服务提供商开始担

凭借半导体技术 稳定度在10年提升250倍 **SiTime**

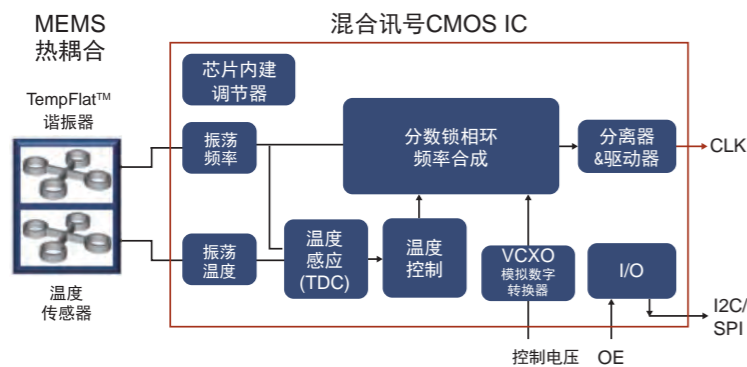


心石英技术是否能应对这样的挑战。SiTime 此次推出基于 MEMS 的 Elite Platform 可满足上述环境需求。因其独特的产品特性，此次客户验证的反应十分热烈。他深信，Elite 解决方案推出后，将可颠覆规模达 15 亿美元的全球通信及网络时钟市场。

采用创新 DualMEMS™ 架构

Piyush Sevalia 介绍说，Elite 时钟解决方案基于创新的 DualMEMS™ 架构，同时采用了 TurboCompensation™ 技术。该架构具备以下三大特性，可以提供优异的动态

DualMEMS™ 搭配 TurboCompensation™ 提供最佳动态性能



- TempFlat™ MEMS 谐振器**
- 不会老化
  - 无频率扰动
  - 振动抗性提高30倍

- DualMEMS™ 温度感测**
- 100%热耦合
  - 30μK, 准确度高10倍
  - 350 Hz追踪, 速度快40倍
  - 能抵抗气流、温度升降

- 低噪声CMOS**
- 有利于频率敏捷性
  - 1-700 MHz, 0.1 ppb step
  - 0.02 ps/mv PSNR, 提升5倍
  - 系统可编程性

www.sitime.com

性能：第一是坚固耐用、可靠且经过验证的 TempFlat MEMS™ 能消除频率扰动 (activity dip)，振动免疫力也比石英高出 30 倍；第二是 100% 准确热耦合的 DualMEMS 温度检测，因此温度跟踪快了 40 倍，可确保气流与快速温度变化条件下的最佳性能；第三是高度集成的混合信号电路，搭配片上内置稳压器、时间至数字转换器 (TDC) 以及低噪声锁相环回路 (PLL)，对电源噪声的免疫力提高了 5 倍，温度分辨率达 30 uK，是石英 10 倍之多，且支持 1-700 MHz 之间的所有频率。

他表示，新型电信基础设施使用 4G/5G 小型基站和同步以太网络来增加网络数据容量；这些系统中使用大功率元件，会有很高和不断变化的热负载。当温度快速变化时，高精度时钟元件的动态性能就会成为这类型设备的关键要求。MEMS 技术在动态环境下原本表现就比较好，已成为石英技术一个相当有趣的替代方案。

据介绍，Elite Platform 包含四个全新产品系列，可提供各种频率及下列独特功能。所有 Elite 解决方案都可提供 0.1 ppb/g 振动免疫力，不会产生频率扰动或微跳变。

Stratum3 兼容的高精度 Super-TCXO 专为核心及边缘网络设计。在 -40℃ 至 +105℃ 温度范围，其频率的稳定性为 ±100 ppb，是所有 TCXO 中可工作温度范围最大的器件；在每分钟 10℃ 的超快温度斜坡率下，频率斜率为 1 至 5 ppb/℃，在时钟元件中其性能水平相当罕见；在 10 秒平均时间的 3e-11 艾伦偏差 (ADEV) 优于典型石英 TCXO 10 倍；0.2 ps/mv 电源噪声抑制 (PSNR)，无需专用系统 LDO；可选 I2C/SPI 频率调谐功能，无需外部 DAC。

Super-TCXO 适用于全球导航卫星系统 (GNSS)、工业与车用应用，在 -40℃ 至 +105℃ 温度范围，频率稳定性为 ±0.5 ppm。而基于 Elite 的超低抖动差分振荡器和高温 VCXO 均已提供样品。基于 Elite 的 Super-TCXO 预计在 2017 年上半年提供样品。

# Kilopass 欲以颠覆技术改变 DRAM 产业格局



作者：刘洪，PSDC 主编

当前，我国中央政府和一些地方政府正在对半导体产业进行大力投资，其中半导体存储器 DRAM (动态随机存取存储器) 正是业界希望取得突破性进展的半导体产品领域之一。作为今天 ICT 领域内最重要的半导体器件之一，全球 DRAM 市场每年 500 亿美元的规模和激烈竞争，使所有的 DRAM 制造商必须在全球范围内具有竞争力和创新能力。

日前，一家已经过市场充分验证的嵌入式非易失性存储器 (NVM) 知识产权 (IP) 开发商 Kilopass 公司在北京举行 VLT DRAM 新技术发布会，发布了其颠覆性的 VLT DRAM 技术与 IP 解决方案，并计划与一家中国半导体厂商合作利用其 VLT DRAM 技术来重构全球半导体存



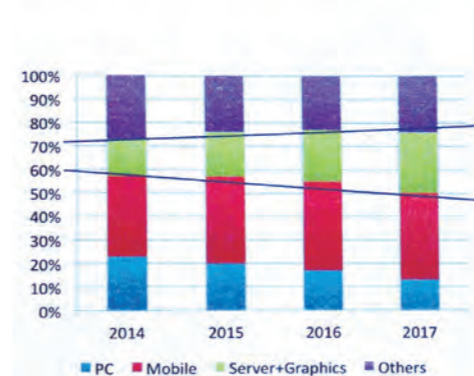
储器件生态系统。我们来看看 Kilopass Technology 首席执行官 Charlie Cheng 是怎么说的。

在 OTP 市场遥遥领先

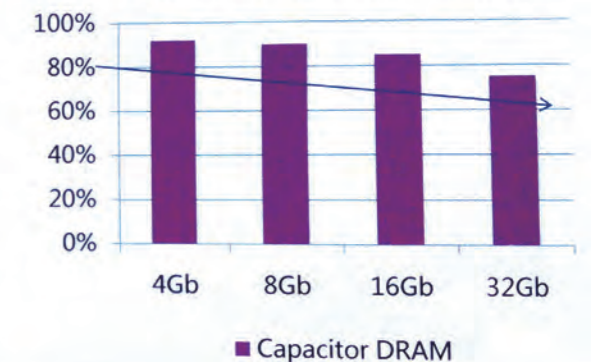
Charlie Cheng 在介绍该公司最新的 VLT DRAM 技术，以及该公司在中国市场上的合作计划和最新进展之前，介绍了其在一次性可编程 (OTP) 领域的市场领先地位。他说：“Kilopass 以 OTP 存储器技术的领导者而闻名，我很高兴我们能够为 DRAM 市场带来新的革新。”

Kilopass 拥有专利的反熔丝技术可用于 OTP 解决方案，该技术目前已被三星、海力士、中芯国际、联华电子

DRAM: 现有技术无法满足未来发展需求



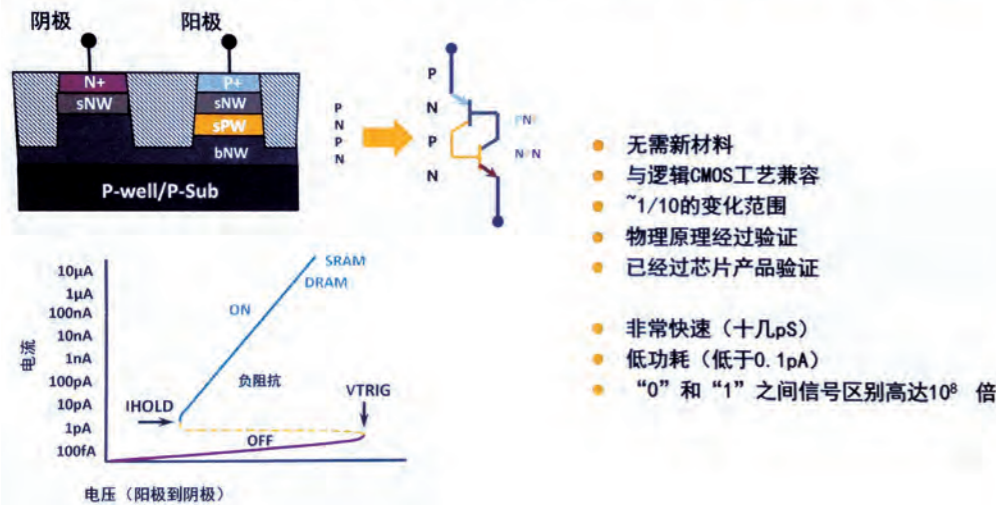
考虑刷新周期后的实际带宽利用率



- DRAM在500亿美元的服务器市场中呈现增长
- 当前基于1个晶体管+1个电容器(1T1C)存储单元结构的DRAM不是合理解决方案



### 拥有专利的垂直分层晶闸管 (Vertical Layered Thyristor, VLT) 存储器技术



他认为, Kilopass 的革命性的 VLT 技术将改变 DRAM 产业格局, 进而颠覆全球 DRAM 市场。这源于 VLT 显著降低成本且与 DDR SDRAM 完全兼容; 使用标准 CMOS 工艺制造且无需昂贵的电容结构。

他介绍说, VLT 存储单元在 2015 年已通过验证, 目前一款新的完整存储器测试芯片正处于早期测试阶段。Kilopass 一直致力于推广这项技术, 并正与 DRAM 制造商进行许可协商。他说: “我们的

和所有重要半导体晶圆代工厂所采用。这项技术已被超过 250 家整合器件制造商 (IDM) 和无晶圆厂半导体公司所整合采纳, 包括全球三大 DRAM 供应商中的两家, 以及大多数手机供应商。目前已有超过 100 亿个包含 Kilopass 技术的器件在全球范围内出货, 涉及 400 多种芯片设计, 应用范围涵盖了工业、汽车、消费电子产品、移动设备、模拟和混合信号以及物联网 (IoT) 等。

Kilopass 的 OTP NVM 解决方案拥有可扩展到各种先进 CMOS 工艺制程的无限容量, 它们可被移植到每一家重要的代工厂和整合器件制造商 (IDM), 且满足了市场对更高的集成度、更高的密度、更低的成本、低功耗管理、更高的可靠性和更完善的安全性等方面的需求。

VLT 技术是一项真正具有颠覆性的技术, 运用它我们的被授权商能够迅速高效地为市场提供与 JEDEC 标准完全兼容的 DRAM 产品, 这些产品在功耗和成本上将具有显著优势, 同时也免去了现有 DRAM 制造流程中构建电容的困扰。”

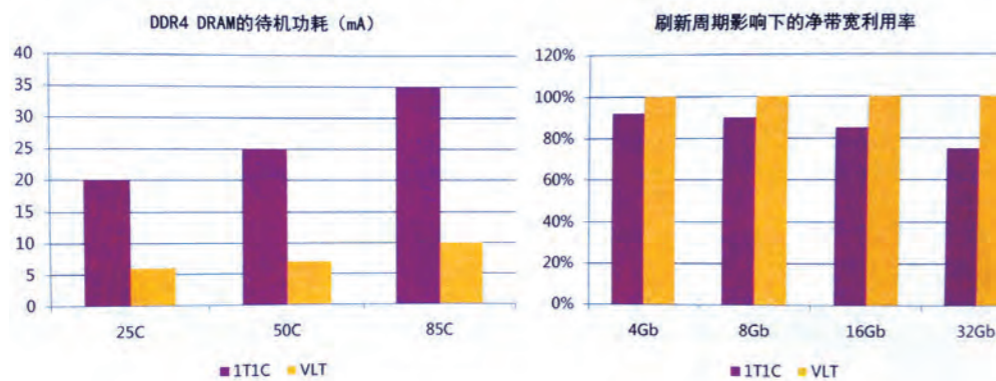
#### VLT 技术解读

据介绍, 晶闸管是一种结构复杂的电子器件, 在电学上等效于一对交叉耦合的双极型晶体管。由于锁存的形成, 这种结构非常适合存储器; 与当前基于电容的 DRAM 相比, 晶闸管内存不需要刷新。晶闸管于 20 世纪 50 年代被发明, 之前人们曾屡次尝试将其应用于 SRAM 市场, 但都未能成功。

#### 颠覆性的技术

Charlie Cheng 表示, Kilopass 正凭借其革命性的全新垂直分层晶闸管 (Vertical Layered Thristor, VLT) DRAM 架构将自身的业务范围扩展至存储器市场。这种全新的 VLT DRAM 架构可以完全兼容现有的 DDR SDRAM 标准与技术, 同时还可以使用现有的晶圆制造设备、材料和工艺来完成制造, 并不需要特殊的材料或设备。

#### VLT技术省去了数据刷新并且在120°C高温下仍可改善功耗



- 没有带漏电的、高功耗的电容结构
- 无需影响性能的刷新周期

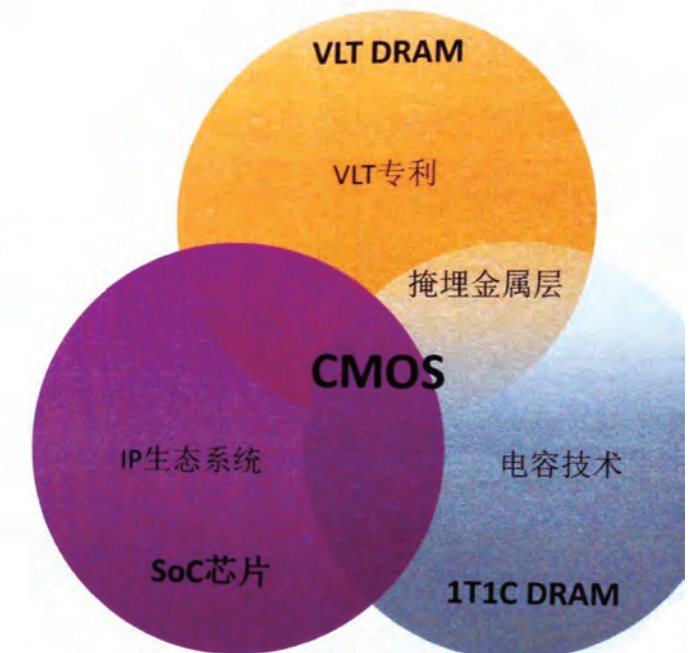
### VLT技术为DRAM业务开启了新路径

#### 以CMOS工艺为基础的技术

- 已可提供采用IBM的14纳米至28纳米工艺的IP产品
- 需要支持高产品良率的专业知识

#### VLT专利

- Kilopass拥有所有的垂直分层专利
- 在2018年之前, 专利数量将从如今的30项扩展至200项



Kilopass 的 VLT 通过垂直方式实现晶闸管架构, 从而使存储单元更加紧凑。紧凑的结构加上所需的物理器件, 构造出制造工艺简单的交叉点内存, 这将带来一项与 DDR 标准兼容, 并且比当前顶尖的 20 纳米 DRAM 制造成本低 45% 的新技术。

此外, 因为 VLT 不需要复杂且高功耗的刷新周期, 基于 VLT 的 DDR4 DRAM 将待机功耗降低了 10 倍, 可降低到 50fA/bit 以下, 且仍将性能提高 15%。最为关键的是, VLT 避开了传统 DRAM 制造中最大的挑战, 即沟电容的制造, 从而规避了相关的专利冲突, 这一点具有很重要的战略意义。

VLT 存储单元的运行和器件测试已于 2015 年完成, 测试结果与器件仿真系统 TCAD 具有优异的关联性。一块完整的内存测试芯片已于 5 月份成功流片, 早期芯片测试正在进行当中。

#### 未来行业前景

统计表明, 巨大的全球 DDR (SDRAM) 存储器市场在总产值为 3500 亿美元的全球半导体市场中占据了超过 500 亿美元的份额, 使其成为政府为促进国内半导体产业发展而推出的推动措施中, 最重要的产品类别之一。就中

国而言, 国务院于 2014 年 6 月颁布了《国家集成电路产业发展推进纲要》, 要实现其中集成电路行业产值从 2015 年 3500 亿人民币以年均 20% 的增速达到 2020 年约 8700 亿人民币这一目标, DRAM 产业的增长显得至关重要。

然而, DRAM 市场已经十分成熟, 且由三星 (Samsung)、海力士 (SK Hynix) 和美光 (Micron) 三家企业共同占有超过 90% 的市场份额。现有 DRAM 的最关键技术是电容存储单元, 它不仅带来了特有的制造挑战, 还被大量专利所保护。为了进入 DRAM 市场, 后发的中国厂商必须利用创新的替代方案, 以推动竞争升级, 争取实现差异化。VLT 技术则代表了这样的一种可能性。

据介绍, 现在 Kilopass 已可以向数量有限的特许受让人提供 VLT DRAM 技术, 用于 20nm 到 31nm 工艺技术节点。Kilopass 已使用其突破性的 TCAD 模拟器, 在所有的半导体制造工艺细节上对这两个节点进行了详尽的模拟, 新一代 10nm 技术的验证有望在 2017 年完成。

不过, 我们也看到, 像 VLT 这样的新技术在有人试水之前可能还存在一些疑问和不确定性, 也许这需要 Kilopass 与合作方进一步的努力, 将仿真的未来生产参数和良率变为现实。

[www.kilopass.com](http://www.kilopass.com)

# 只要“核”，不要整个FPGA，好处多多

Achronix欲借Speedcore嵌入式FPGA IP产品进入蓝海市场



作者：刘洪，PSDC 主编

日前，Achronix Semiconductor公司在北京举行IP新品发布会，CEO先Robert Blake先生和中国区总经理Eric Law先生介绍了该公司新推出的IP产品，并接受了媒体采访。他们表示，Speedcore嵌入式FPGA将吞吐量性能提高了10倍，功耗降低了



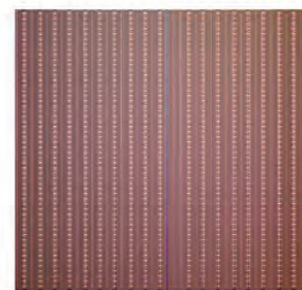
50%，成本降低了90%，主要用于服务器、数据中心加速、无线和有线通信、安全加密等需要高性能的领域。

## 不以密度论英雄

Robert Blake介绍说，Achronix Semiconductor公司刚刚推出了可集成至客户系统级芯片（SoC）中的Speedcore™ 嵌入式FPGA（embedded FPGA，eFPGA）知识产权（IP）产品，并即刻开始向客户供货。Speedcore是专为计算和网络加速应用而设计，它和Achronix的Speedster22i FPGA基于相同的高性能架构，而后者已于2013年开始量产出货，已有客户在使用。Speedcore eFPGA产品使用Achronix成熟的、经过验证的ACE软件设计工具。未来，Achronix还将开发下一代Speedster独立FPGA。

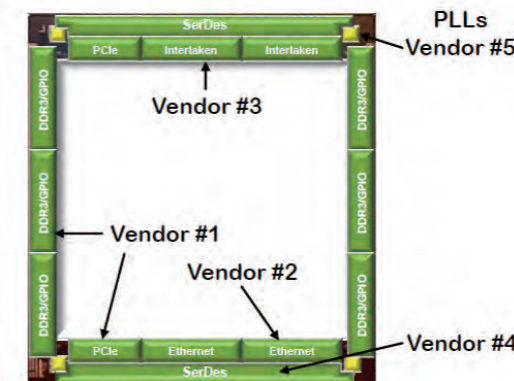
他表示，最近的趋势是数据中心加速需求越来越多，而FPGA应用已进入第三个生长阶段——CPU协处理器。第一个阶段是TTL胶合

Achronix FPGA programmable fabric



Designed in Santa Clara, CA

3rd party IP including interface protocols, programmable IO, SerDes and PLLs



ASIC design and integration of FPGA programmable fabric with 3rd Party IP completed in Bangalore, India

中会有很多内在的优势。Achronix 现已向开发高性能计算产品的客户提供 eFPGA IP 产品，为其实现从处理器卸载那些高密度计算任务到 FPGA IP 中，从而带来显著的性能提升。面对庞大且不断增长的高性能计算应用市场，eFPGA 产品对于 Achronix 公司是一个令人激动的机会，也是半导体行业的巨大利好。

## 改变游戏规则

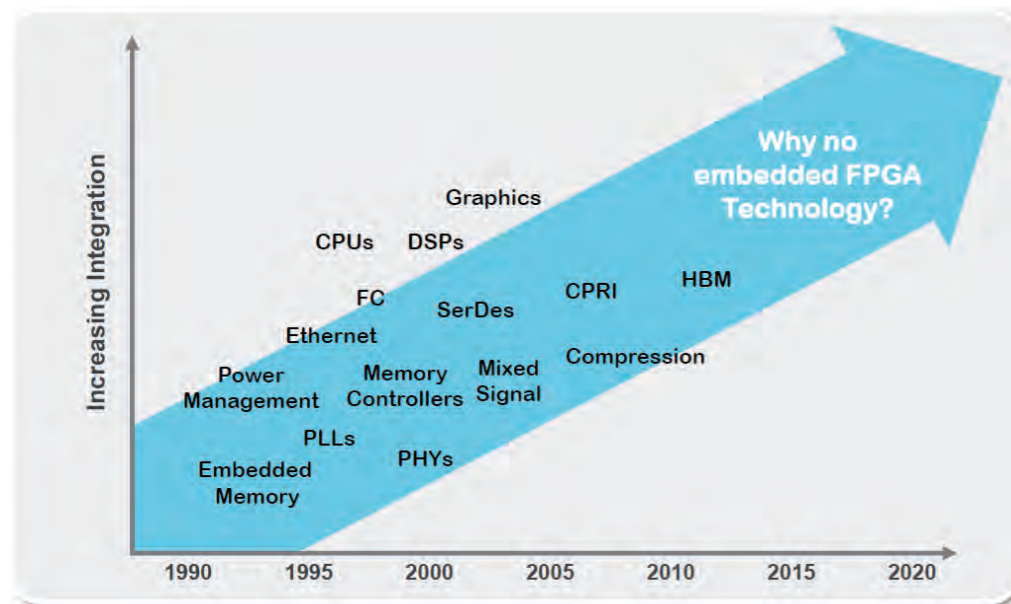
Robert Blake 认为，利用 Speedcore IP 产品，

逻辑，第二个阶段是连接。在第三个阶段，FPGA 技术已广泛使用，CPU 用于数据中心加速，需要灵活的软件定义网络，还有无线基础设施。可编程硬件加速可以提高性能，FPGA 嵌入式技术恰恰可以满足这样的需求。Achronix 之所以可以成功提供 eFPGA 技术，是因为拥有 FPGA 专业知识和 IP 集成技术。他强调，嵌入式 FPGA 不一定密度最高，但它可以满足最新趋势的高性能要求。

长期以来，设计人员一直在寻找嵌入式 FPGA 用于众多不同的高性能应用，而 FPGA 作为 IP 集成到 SoC 芯片

客户可以针对其应用来定制最佳的芯片面积、功耗和资源配置。客户可以定义查找表（LUT）、嵌入式存储器以及 DSP 的数量。此外，客户可以定义 Speedcore 的宽高比、输入输出（IO）端口的连接，还可以在功耗和性能之间进行权衡。Achronix 提供了 Speedcore IP 产品的 GDS II 文件，客户可直接将其集成至自己的 SoC 中；Achronix 还提供了其 ACE 设计工具的一个定制化的全功能版本，客户可用其对 Speedcore eFPGA 的功能进行设计、验证和编程。

他说，多年以来，不同的公司都一直在谈论 eFPGA 产



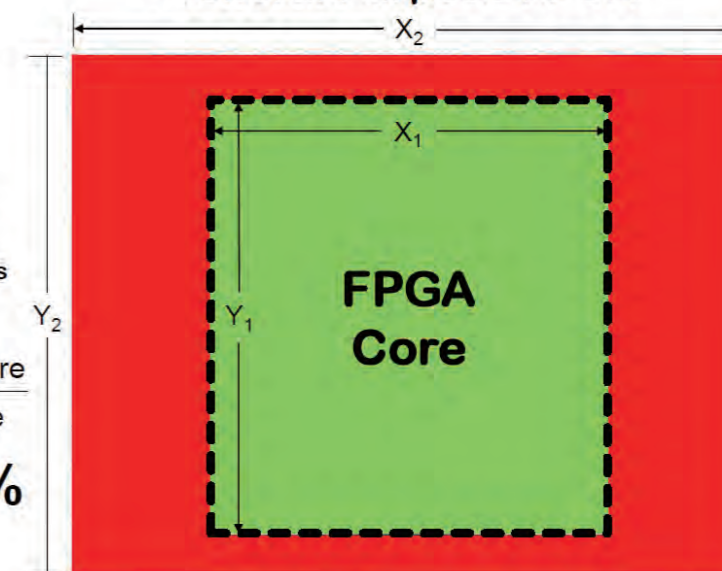
## General Purpose FPGA

Core Logic, Memories, DSP, And Routing

Programmable IO, SerDes and Interface Controllers

$$\frac{(X_1 Y_1)}{(X_2 Y_2)} = \frac{\text{FPGA Core}}{\text{Die Size}}$$

⇒ ~50%



品，但 Achronix 的 Speedcore 是首款向客户出货的 eFPGA IP 产品，它是游戏规则的改变者。Achronix 曾是第一家提供带有嵌入式系统级别 IP 的高密度 FPGA 的供应商，现在正在使用相同的、经过验证的技术向客户提供其 eFPGA 产品，这些客户都希望将 ASIC 设计的各种高效能和 eFPGA 可编程硬件加速器的灵活性结合在同一款芯片中。

### eFPGA 的四大优势

据介绍，数据中心和企业中的计算与通信基础设施在指数级数据增长速率、不断变化的安全和软件虚拟化要求面前，很难再保持同步。传统的多核 CPU 和 SoC 需要可编程硬件加速器来预处理和卸载数据，从而提升其计算性能。FPGA 是最佳的硬件加速器解决方案，因为随着算法的不断变化，加速器需要不断用新的功能来实现更新。对于低至中容量应用，独立的 FPGA 芯片是一种方便且实际的解决方案；然而，对于高容量应用，Speedcore 是最佳解决方案，可以提供四大显著优势：

第一个优势是更低的功耗，Speedcore 以内部连线方式直接连接至 SoC，从而省去了在外置独立 FPGA 中可见的大型可编程输入输出缓冲 (IO buffer)。可编程输入输出电路的功耗占据了独立 FPGA 总功耗的一半。Speedcore 的芯片面积可以根据客户最终应用的需求而定制；为了更低的功耗，客户可以调整工艺技术来实现性能的平衡。

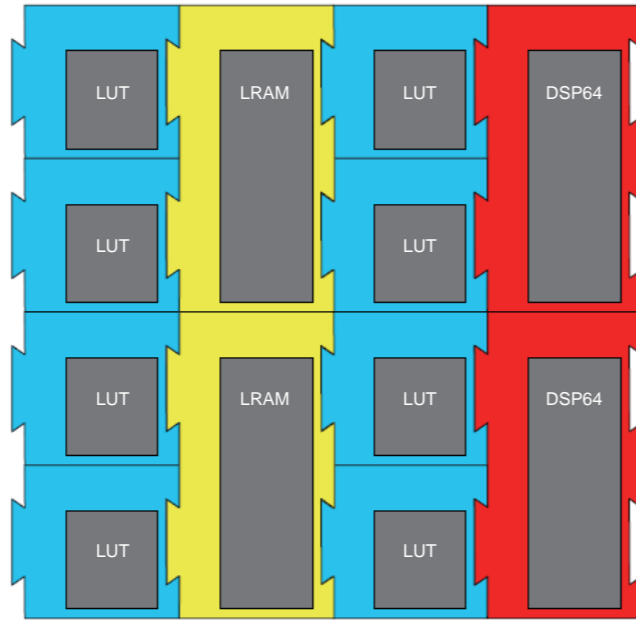
第二个优势是更高的接口性能，相比独立的 FPGA 芯片接口，Speedcore IP 的接口延迟更低、性能更高。Speedcore 通过一个超宽的并行接口连接至 ASIC，而独立的 FPGA 通常通过一个高延迟的串行器 / 解串器 (SerDes) 架构进行连接。

第三个优势是更低的系统成本，因为省去了可编程输入输出缓冲 (IO buffer) 架构，Speedcore 的芯片面积比独立的 FPGA 小得多。由于 FPGA 拥有较高的引脚数，为了支持这些引脚的扇出，PCB 需要较多的层数，采用 Speedcore IP 可以避免这个问题。另外，Speedcore 省去了对独立 FPGA 周边所有支持性元器件的需求，这些元器件包括电源调节器、时钟发生器、电平位移器、无源元件和 FPGA 冷却器件。

第四个优势是更高的系统可靠性和良品率，将 FPGA 的功能集成至一片 ASIC 中，可消除在印制电路板上放置一颗独立的 FPGA 所造成的可靠性和良率损失。

### 模块化方式构建

在工艺技术方面，Speedcore 以模块化方式构建，以便为客户在定义其资源需求时提供灵活性上的支持，同时



也支持 Achronix 针对此需求快速配置 Speedcore IP 产品以实现交付。此外，模块化架构也支持 Achronix 方便地将这项技术移植到不同的工艺技术和金属叠层上。现在已经可以提供基于台积电 (TSMC) 的 16 纳米 FinFET Plus (16FF+) 工艺的 Speedcore IP 产品，并且正在开发基于台积电的 7 纳米工艺的 IP。

### 轻松评估 Speedcore

Achronix 的 ACE 设计工具包括一个 Speedcore 的实例，客户可以立即用它来编译其设计，以在性能、资源使用和编译时间等方面评估 Speedcore IP。此外，Achronix 拥有关于 Speedcore 功能和 ASIC 集成流程方面的完整文档。希望了解 Speedcore 芯片面积和功耗等信息的客户可以联系 Achronix，以获取其特定 Speedcore 尺寸及工艺的详细资料。

Robert Blake 最后表示，相比独立 FPGA，Speedcore 提供如下显著优势：互联带宽增加 10 倍、互联延迟减小至 1/10、功耗降低 50%、成本降低 90%。Achronix 是唯一一家既提供 eFPGA 技术又提供独立 FPGA 的主流 FPGA 供应商。公司已与多家开发 SoC 的大型公司建立了完整的设计集成和验证技术；使用标准的 IP 产品商业模式进行推广，包括授权许可 Speedcore 技术；对使用 Speedcore IP 的器件按出货量收取知识产权使用费；对 ACE 设计工具进行维护。Achronix 利用 Speedcore 嵌入式 FPGA IP 产品的这些优势进入了 1000 亿美元的蓝海市场。

[www.achronix.com](http://www.achronix.com)

# 48V/12V 双电池汽车系统需要双向 DC/DC 控制器以实现最佳性能

作者：Bruce Haug，高级产品市场工程师，凌力尔特公司

### 背景

随着油耗法规的日趋收紧以及具连通性之自动驾驶能力的迅速普及，老式 12V 汽车电气系统已经达到了其可用功率极限。而且，汽车电子系统的大量增加、再加上相关的功率需求，催生了一系列新的工程设计机遇和挑战。因此，具有其 3kW 功率限值的 12V 铅酸电池汽车系统得到了补充。

新近提出的一项汽车标准 LV148 把一根辅助的 48V 总线与现有的 12V 系统组合起来。48V 电源轨包括一个集成式起动发电机 (ISG) 或一个带式起动发电机、一个 48V 锂离子电池和一个用于从 48V 和 12V 组合式电池提供高达 10kW 可用电能的双向 DC/DC

转换器。此项技术面向传统的内燃机汽车、以及混合动力电动车和轻度混合动力车，因为汽车制造商竭力地满足要求日益严苛的 CO<sub>2</sub> 排放目标。

通常，12V 总线将继续为点火、照明、信息娱乐和音频系统供电。48V 总线将向主动底盘系统、空调压缩机、可调悬挂、电子超级电容器 / 涡轮增压机供电并支持再生制动。另外，使用一根附加 48V 总线 (预计很快将在量产车型上提供) 的决定还能支持引擎起动，这将使软起动操作更加平稳。再者，较高的电压意味着所需的电缆截面积较小，这将减小电缆尺寸和重量。当今的高端汽车可能具有超过 4km 的配线。汽车将变得更

像 PC，从而为许多即插即用式装置创造了可能性。平均来说，通勤者每天有 9% 的时间是花费在汽车里的。于是，把多媒体和远程信息处理引入汽车可以潜在地提高工作效率和提供额外的娱乐。

用于自动驾驶的主要组件包括计算机、摄像机、雷达和激光雷达 (LiDAR) 传感器，所有这些都需额外的能量。该附加能量是改善汽车的连通性所必需的，这种连通性并不仅仅是至互联网，还包括其他车辆和建筑物、交通信号灯及所处环境中的其他构造物。此外，动力传动系统组件、动力转向、油泵和水泵将从机械式转换为电动式。

48V 电池系统的未来距离我们要比全自动驾驶型汽车近得多，尽管很多汽车供应商看到了在未来短短几年里市场对于自动驾驶汽车最终所需之技术构件的强劲需求。根据有些汽车制造商提供的信息，对于内燃机引擎汽车而言，基于 48V 的电气系统可使燃油经济性提升 10% 至 15%，从而减少 CO<sub>2</sub> 排放量。

而且，采用 48V/12V 双系统的未来汽车将允许工程师整合独立于引擎负载而工作的电力升压器技术，由此帮助改善汽车的加速性能。已经处在其高级开发阶段的压缩机被置于进气系统和中间冷却器之间，并采用 48V 以启动涡轮增压机。

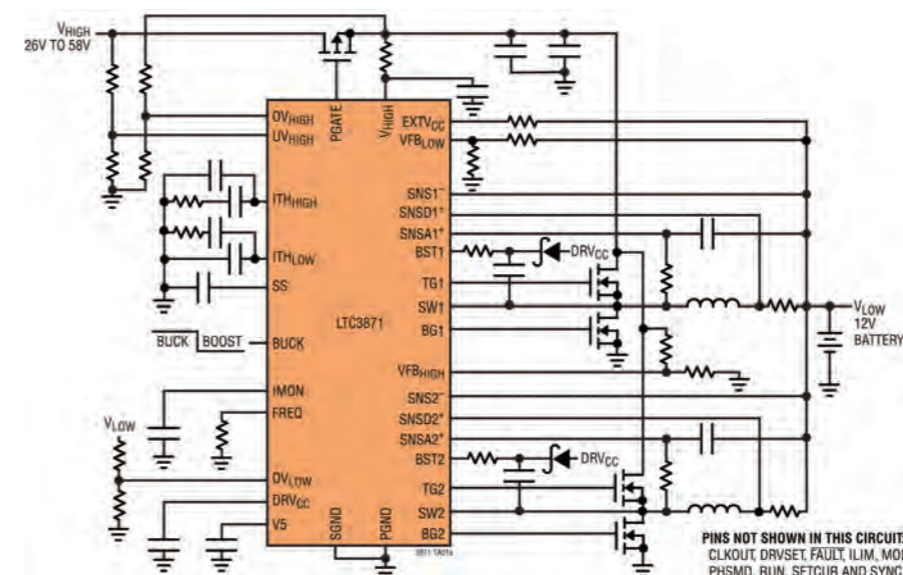


图 1：LTC3871 双向原理图 (从一个 26V 至 58V 输入产生 12V 输入，可提供 30A 电流)。

然而，对于整条产业价值链上的供应商来说，在汽车中实现一个额外的 48V 电源网络则转化为了重大的设计挑战。特别地，半导体和电子控制单元 (ECU) 的供应商将受到影响，他们将需要把产品的工作范围调节至较高的电压，而且部分地重新设计自己的产品。相应地，DC/DC 转换器的制造商将需要开发和推出专用的 IC 以实现这种高功率传输。凌力尔特设计和开发了一些能够简化此类能量传输并具有非常高效率的 DC/DC 转换器，以达到节能的目的，同时因其低得多的功率损耗而最大限度地减少了所需的热设计。

很明显，对于在 12V 和 48V 电池之间来回切换的双向降压和升压型 DC/DC 转换器存在着需求。该 DC/DC 转换器可用于给任一电池充电，并允许两个电池在需要的时候向同一个负载供应电流。早期的大多数 48V / 12V 双电池 DC/DC 转换器设计采用不同的功率组件来实现升压和降压。然而，凌力尔特近期推出的 LTC3871 双向 DC/DC 控制器采用与实现降压相同的外部功率组件来执行升压转换。

### 单个双向 IC 解决方案

LTC3871 是一款 100V / 30V 双向两相同步降压或升压型控制器，其在 12V 和 48V 电路板网络之间提供了双向 DC/DC 控制和电池充电。它可工作在降压模式 (从 48V 总线至 12V 总线) 或升压模式 (从 12V 至 48V)。任一模式可利用一个施加的控制信号按需配置。可以对多达 12 相位实施并联和异相定时，以最大限度地减少针对高电流应用 (高达 250A) 的输入和输出滤波要求。当并联时，该器件的高级电流模式控制架构在相位之间提供了极佳的电流匹配。对于 12 相设计，可在降压模式或升压模式中提供高达

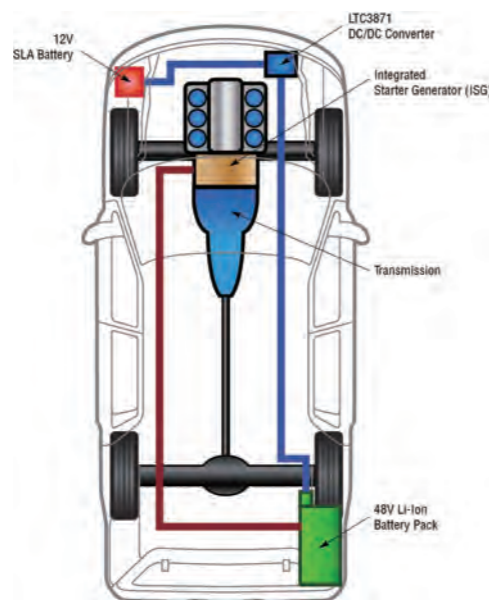


图 2: LTC3871 典型应用方框图。

5kW 的功率。

当启动汽车或需要额外的功率时，LTC3871 通过把能量从一个电路板网络转换至另一个电路板网络而允许两个电池同时提供电能。可实现高达 97% 的效率，而且片内电流设置环路负责调节可在任一方向上输送至负载的最大电流。4 个控制环路 (2 个用于电流，2 个用于电压) 可在 48V 或 12V 电路板网络上实现电压和电流控制。

LTC3871 工作在一个介于 60kHz 和 475kHz 之间的可选固定频率，并能同步至一个频率位于相同范围内的外部时钟。在轻负载时，用户可以选择执行连续操作或脉冲跳跃操作。该器件的其他特点包括过载和短路保护、针对降压和升压的独立环路补偿、用于提高效率的 EXTV<sub>CC</sub>、整个温度范围内的 ±1% 输出电压调节准确度、以及欠压和过压闭锁功能。LTC3871 已被验证符合 AEC-Q100 规范，并且专为 ISO26262 系统中的诊断覆盖而设计。

LTC3871 采用耐热性能增强型 48 引脚 LQFP 封装。有三种温度级版本，扩展和工业温度级版本在 -40°C

至 125°C 温度范围内运行，高温汽车级版本则工作在 -40°C 至 150°C 温度范围。下面的图 1 示出了其典型应用电路原理图。示于原理图顶部的 P 沟道 MOSFET 用于过流和短路保护。

### 集成式起动发电机 (ISG)

电子控制式 ISG 用单个电气装置取代了传统的起动机和交流发电机，原因如下：

1. 为了免除起动机，在引擎操作期间它是仅有的无源部件
2. 取代目前在交流发电机和曲轴之间的皮带及皮带盘耦合
3. 在抛载期间提供发电机电压的快速控制
4. 为了免除某些现用绕组转子交流发电机中的滑环和电刷

ISG 具有三个重要的特点，它们是启-停功能、发电和动力辅助。ISG 使得内燃发动机能够关断其电机以在汽车停驶时节省燃油，并在踩压油门踏板时立即重新启动汽车。ISG 通常被称作启-停系统，其有助于在启动引擎时实现较为平稳的转换。与传统的交流发电机相似，ISG 在汽车运行时产生电能。此外，ISG 还能通过产生电能为汽车减速提供帮助 (再生制动)。在再生制动过程中产生的电能给 48V 电池充电，这反过来减少了燃油消耗及其最终产生的 CO<sub>2</sub> 排放量。

图 2 给出了一幅方框图，该图显示了 ISG、LTC3871 以及 12V 和 48V 电池是怎样整合到一辆内燃机汽车中的。

### 降压和升压模式

利用一个简单的控制信号可使 LTC3871 动态和无缝地从降压模式切换至升压模式，反之亦然。有两个用于 V<sub>HIGH</sub> 或 V<sub>LOW</sub> 调节的单独误差放大器。拥有两个误差放大器可独立地针对降压和升压模式进行环路补偿的微调，以优化瞬态响应。当选择降压模

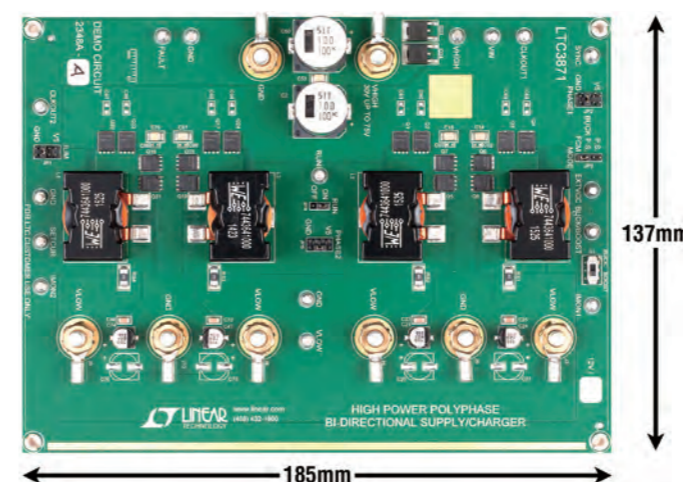


图 3: LTC3871 四相演示电路板照片。

式时，对应的误差放大器被使能，而且 I<sub>THLOW</sub> 电压负责控制峰值电感器电流。另一个误差放大器被停用。在升压模式中，I<sub>THHIGH</sub> 被使能而 I<sub>THLOW</sub> 被停用。在降压至升压转换或升压至降压转换期间，内部软启动功能电路复位。使软启动复位并把 I<sub>TH</sub> 引脚置于零电流水平可确保实现至新选择模式的平滑转换。

### 多相操作

可对多个 LTC3871 进行菊链式连接以实现异相运行，从而在不增加输入和输出电压纹波的情况下提供更大的输出电流。SYNC 引脚使得 LTC3871 能够同步至另一个 LTC3871 的 CLKOUT 信号。可把 CLKOUT 信号连接至后一个 LTC3871 级的 SYNC 引脚，以与整个系统的频率和相位保持一致。可采用菊链的方式连接总共 12 相，相互之间以异相同时运行。

图 3 所示的 LTC3871 演示电路 DC2348A 可利用一个或两个 LTC3871 器件配置为 2 相或 4 相。下面的照片示出了 4 相版本，当工作在降压模式时，该演示电路具有一个 30V 至 75V 的输入电压范围，并在高达 60A 的电流下产生一个 12V 输出。当工作于升压模式时，输入电压范围为 10V 至 13V，并在高达 10A 的电流条件下产生一个 48V 输出。

图 4 中的 LTC3871 效率曲线表示的是采用两个 LTC3871 器件的四相演示电路板设计。降压模式曲线是从 48V 降压至 12V (在高达 60A)，而升压曲线则是从 12V 升压至 48V (在高达 10A)。两者均具有 97% 的峰值效率。

### 过流保护

在降压模式中，LTC3871 包括电流折返保护功能，以限制过流情况下或 V<sub>LOW</sub> 短路至地时的功率耗散。如果 V<sub>LOW</sub> 降至低于其标称输出电平的 85%，则最大检测电压从其最大编程值逐步地降低至最大值的 1/3。折返电流限制在软启动期间被使能。在具有非常低占空比的短路情况下，LTC3871 将开始执行周期跳跃，旨在限制短路电流。

在典型的升压型控制器中，同步二极管或同步 MOSFET 的体二极管传导电流 (从输入至输出)。因此，如果未采用一个隔离二极管或 MOSFET 来阻隔电流，那么一个输出 (V<sub>HIGH</sub>) 短路将下拉输入 (V<sub>LOW</sub>)。当 V<sub>HIGH</sub> 短路至地时，LTC3871 采用一个外部低 R<sub>DS(ON)</sub> P 沟道 MOSFET 来提供输入短路保护。在正常操作中，P 沟道 MOSFET 始终保持接通，其栅极-源极电压被箝位至 15V (最大值)。当 UV<sub>HIGH</sub> 引脚电压变至低于其 1.2V 门限时，FAULT 引脚在 125μs 之后走低。在该点上，PGATE 引脚关断外部 P 沟道 MOSFET。

### 结论

LTC3871 通过允许把相同的外部功率组件用于降压和升压目的，将新的性能水平、控制和简化带到了 48V/12V 双电池 DC/DC 汽车系统。该器件可按需工作在降压模式 (从 48V 总线至 12V 总线) 或升压模式 (从 12V 至 48V)。可以对多达 12 相实施并联以满足高电流应用的需要。当启动汽车或需要额外的功率时，LTC3871 允许两个电池同

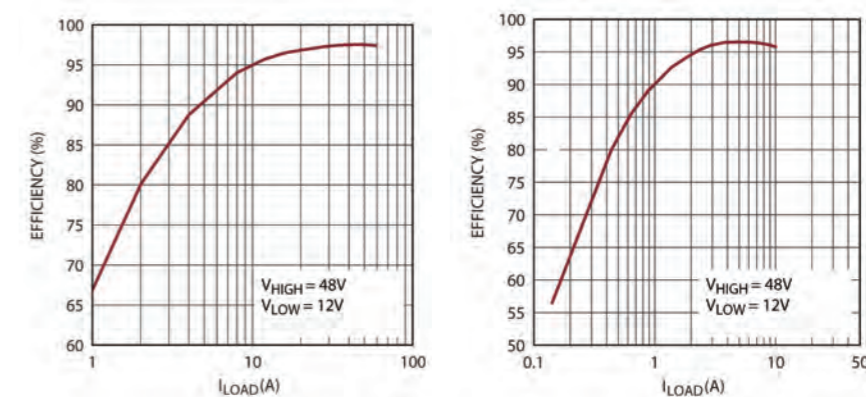


图 4: LTC3871 降压和升压效率曲线 (对于四相设计)。

时为同一个负载提供电能。运行车辆的部分电子系统的附加 48V 电池将在提高可用能量上发挥核心作用，同时还可减少线束重量和损耗。这种额外的能量为采用新技术铺平了道路，从而使汽车的安全性和效率得以提升，同时降低了其 CO<sub>2</sub> 排放量。

www.linear.com.cn

# 用有源谐波滤波器改善电能质量，减少谐波

作者：爱普科斯公司 • TDK 集团成员

随着并入电网的非线性负载数量日益增加，电网中的谐波含量也大大增强，从而显著损害了电能质量。鉴于此，爱普科斯推出 (EPCOS) PQSine™ 有源谐波滤波器，可有效减少电网中不必要的谐波。

线性负载已很少在工业厂房、办公楼、数据中心甚至私人住宅中使用。与之相反，非线性负载却日益增多，如驱动系统的变频器、IT 和通信设备使用的大量开关电源以及越来越多的家用电器。甚至照明技术，主要使用的也是非线性电源 (图 1)。

非线性电流会产生谐波，从而引起正弦电压的失真，这些失真反过来又会干扰其他负载。谐波的频率是基频 (线性频率为 50Hz 或 60Hz) 的整数倍，其幅度可变，并能扩展至 kHz 上限。谐波污染对电能质量会产生一系列的负面效应，包括：

- 由于电网电能质量差，引发其他负载问题；
- 在零在线产生的额外电流负载，并且谐波电流会随着 3 次、9 次、15 次和 21 次等谐波逐渐积累，从而引发危险的高·电流；引发相位不对称 (尤其在使用单相开关电源时)，从而进一步增强谐波产生。

此外，通过数据或电源线传输的谐波会严重损害敏感设备的功能，甚

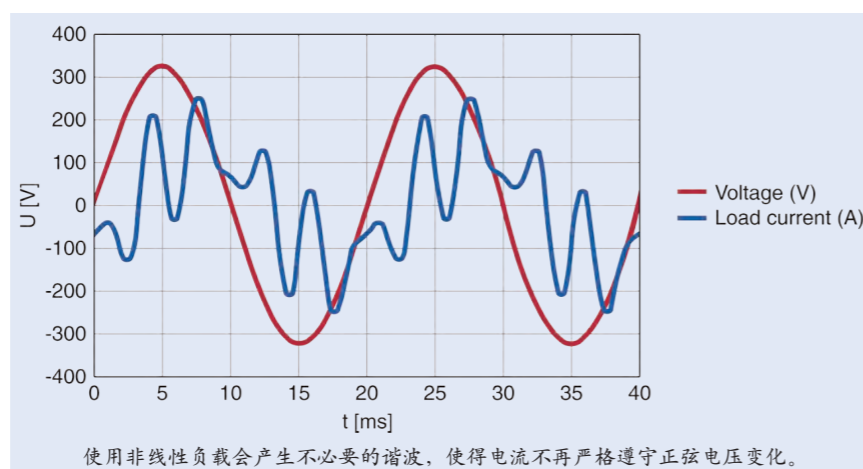


图 1：供电电压和非线性负载的电流。

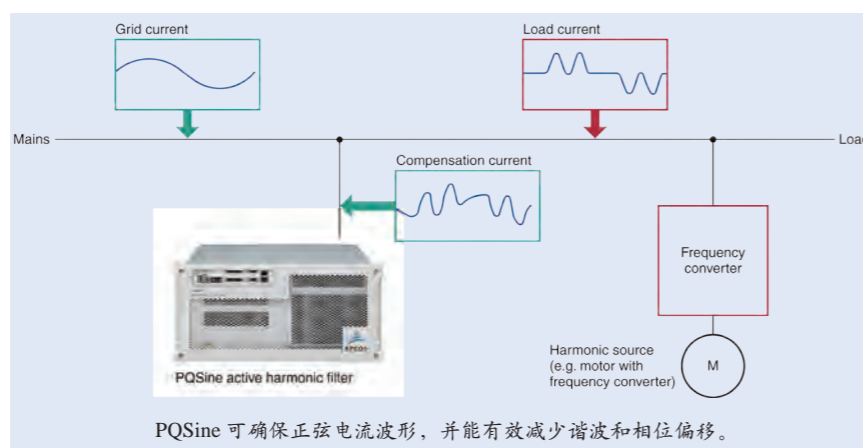


图 2：爱普科斯 (EPCOS) PQSine 的功能原理图。

至毁坏这些设备。典型例子包括工厂的过程控制器和数据中心的服务器，一旦这些地方的数据被谐波损坏可造成巨大的间接损失。人们试图在负载侧使用无源组件直接消除谐波，但这需要对每个谐波

## 有源谐波滤波器补偿谐波

借助爱普科斯 (EPCOS) PQSine 系列有源滤波器，TDK 集团对由于谐波和相位偏移而引起的诸多问题提供了一个设计完美的全自动解决方案。该系列滤波器与可引起谐波的负载并联连接至电网，其核心是一个基于 32 位数字信号处理器 (DSP) (采样频率为 48kHz) 的控制器。该系列滤波器具有业界领先的性能，响应时间仅为 21μs。其全新的选择驱动控制 (SDC) 算法比基于快速傅里叶变换 (FFT)

分析的传统算法快。PQSine 系列根据实时测试数据，将补偿电流馈入电网，从而抵消非线性负载电流 (图 2)。

PQSine 系列专门为 200VAC 至 480VAC、50/60Hz 的 3 相电网 (带零线或无零线) 设计，可检测并过滤高达 50 次的谐波 (2500Hz/3000Hz)。该新型滤波器可在单过滤系统中以步进为 60A 至 600A (最大) 补偿电流进行串联。

## 模块化结构实现高灵活性

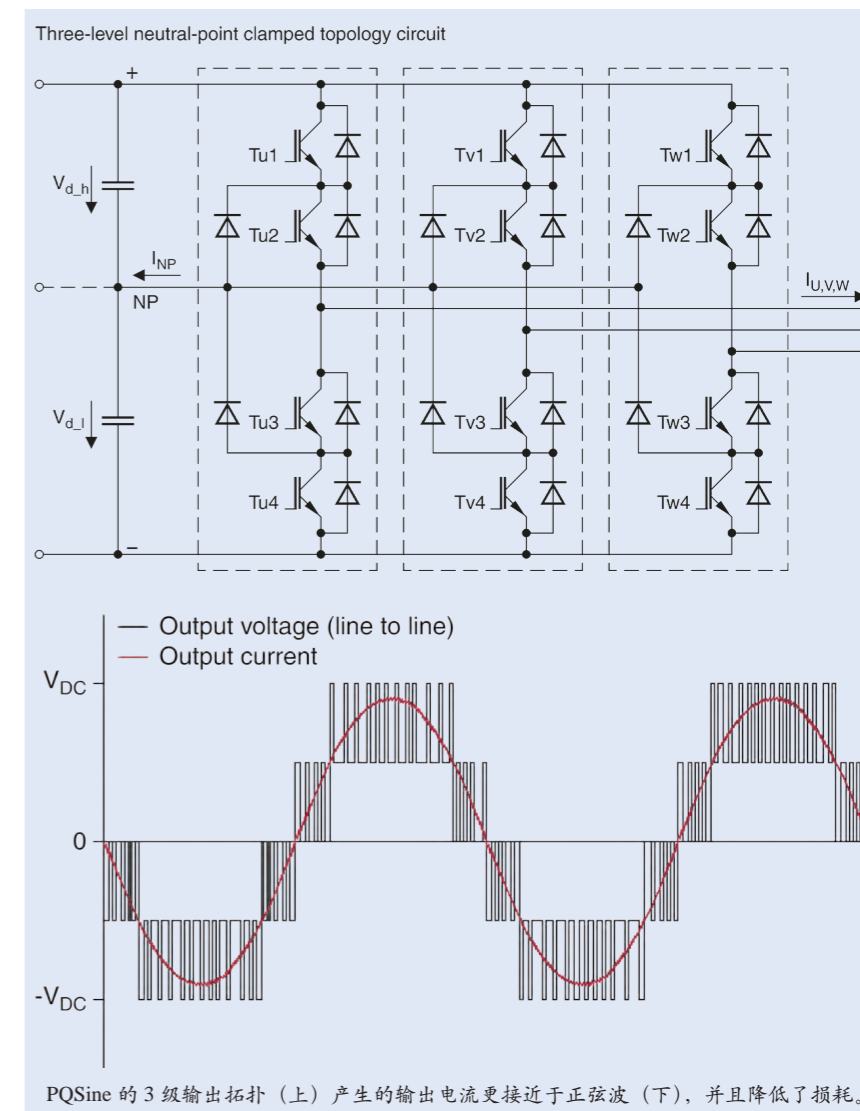
PQSine 系列采用模块化结构，



60A 基本模块 (左) 可安装在壁柜 (中) 或立柜 (右) 中：模块并联可使滤波补偿系统的最大补偿电流达到 600A。

图 3：灵活的安装选项。

频率提供一个包括电容器和电感器的已调谐振电路。而且，该解决方案仅适用于有限的谐波频谱。



PQSine 的 3 级输出拓扑 (上) 产生的输出电流更接近于正弦波 (下)，并且降低了损耗。

图 4：3 级输出拓扑。

具备诸多优势：其一，60A 模块可以实现快速更换；其二，对于标准的 180A 滤波柜，可使用一个或两个 60A 模块进行快速扩展比如，可以扩展至总输出可高达 300A（采用 5 个模块），只需将 5 个模块插入到专为 300A 而设计的带母线的控制柜（图 3）中。由于电源连接和控制电缆都采用了插件连接，插入过程既不需要拧螺丝也无需钻孔。

和传统的功率因子校正（只能补偿感性负载）不同，PQSine 系列有源谐波滤波器还能补偿容性无功功率组件。除了卓越的滤波能力，该系列滤波器还能平衡所有 3 相负载。此外，使用 4 线设备还能补偿零线电流。通过使用一系列自我监控系统还可确保最佳可靠性。其中最重要的功能包括超载保护、过热停机、过压和

最小/最大输入电压[VAC]	180–528（3P3WPQSine） 180–460（3P4WPQSine）
额定频率[Hz]	50/60Hz
补偿电流[A]	60/模块
模块化	可串联实现最高达600A的补偿电流
响应时间[μs]	21

欠压保护以及风扇监控等。该系列滤波器配备 7” 和 12.1” TFT 彩色触摸屏，支持人性化输入和数据读取。PQSine 还提供了很多用于控制、程序设计和诊断的标准接口，包括 Ethernet 100Mbit/s、USB、有源传感器总线接口和显示总线接口。

#### 低损耗输出拓扑

很多有源滤波器在输出侧使用了 2 级 IGBT 电桥，换句话说，一个输

出拓扑相当于 6 个脉冲变频器。另一方面，PQSine 使用了一个包括 12 个 IGBT（每相导线对应 4 个 IGBT）的 3 级拓扑。与 2 级系统（图 4）相比，3 级拓扑的输出信号更接近于正弦波。在 3 级拓扑中，由于每个 IGBT 只需要切换工作电压的一半，切换损耗显著降低。

[www.epcos-china.com](http://www.epcos-china.com)

# 克服功率密度挑战

作者：Jian Yin，高级应用工程经理，Intersil 公司

随着电源要求继续提高和可用空间减小，系统集成商面临的挑战不断增加。创新的功率元件集成方案有助于缓和这些相对立的趋势。

**嵌**入式系统中的负载点对功率的需求不断上升；构成这些系统的器件——特别是 FPGA、MCU、ASSP 和 ASIC——在晶体管层面的集成度都在增加，使得其总功率需求不断上升。这种高电流条件下多个低电压的组合，给在这些系统中进行功率分配所需的功率转换级带来了更大压力。

在集成式器件中帮助增强功能的先进工艺节点的好处并未扩展到功率级；相反，制造商需要专注于以更小封装提供更大的功率密度，尽管采用的是具有同等创新性的替代解决方案。

这当然会带来一些其自身具体和相互关联的挑战，如增加功率密度和减小总占位面积，同时改善性能。许多制造商现在的解决方法是采用模块化的器件，以负载点（POL）应用为目标。通过在模块设计中采用新方案，可以实现用一个器件一举解决功率密度、热管理及性能等问题。

#### 热管理

电源模块的电-机械设计在应对热管理的整体能力中非常重要；典型的 POL 解决方案现在必须在小封装中拥挤的 PCB 板上提供 100W 左右的功率，尽可能靠近那些本身散热量也比较大的各种元件。使用好的封装技术能高效地将热从模块的内部元件传导至封装外表面，使其温度通过对流散热降至环境温度。

顾名思义，电源模块包含通常安

装在某种基板上的诸多元件，并且已经开发出了许多封装方案，各有其独特的热特征。成熟的技术在具体领域提供许多优势；例如，采用双层 PCB 和平面网格阵列（LGA）封装方案的电源模块具有良好的布线效率，

因为它允许在内部元件之间进行相对简单和直接的电连接。同样成熟的替代方案在方形扁平无引线封装（QFN）上使用金属引线框架。该方案提供卓越的导热性，优于 LGA 方案，但代价是无法保证简单的布线；克服这个缺点是有可能的，但会增加 QFN 方案的成本。

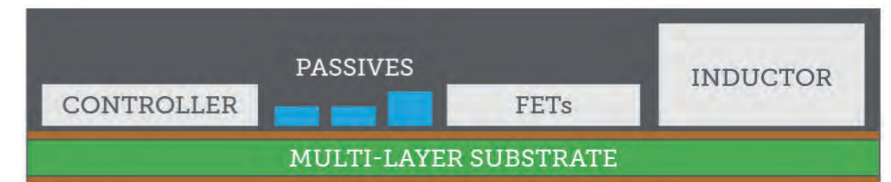
不过，通过在高密度引线框架阵列（HAD）封装中结合一层导电封装基板，从而将良好导热性与布线结合于同一封装是可能的。该方案使用两

个基板：中心基板和外围基板，中心部分连接元件，并为外围基板提供电隔离接触焊垫，外围基板将整体封装连接至主板。

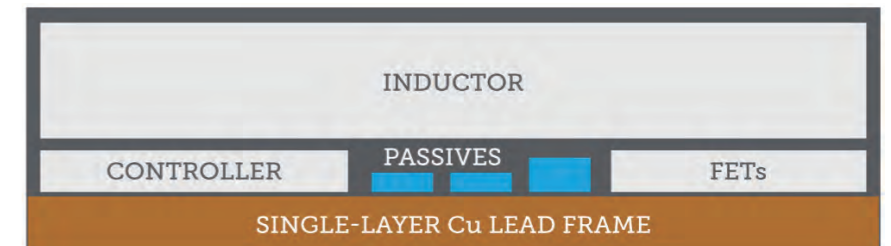
通过接合线连接的两个基板的组合，提供类似于双层 PCB 的布线灵活性和单层基板的导热性。该方案已成功应用于功率密度超过 1300W/in<sup>3</sup> 的 ISL8272M 数字电源模块。

#### 3D 堆叠

功率转换有一个方面常常阻碍制造商和设计工程师减小器件整体外形，就是对高性能电感的需要。由于这些器件的工作基本由其物理特征决定，所以可能比较难在更小尺寸和更高性能之间做权衡。具体而言，电感通常需要有足够大的物理尺寸来提供



(a) 采用多层基板和并排电感安装的电源模块结构



(b) 使用单层基板和 3D 电感集成的 HDA 电源模块

图 1. 两类电源模块结构的剖视图。



[WWW.POWERSYSTEMSDESIGN.COM](http://WWW.POWERSYSTEMSDESIGN.COM)

低直流阻抗 (DCR) 铜损和铁损。由于空间限制而选择更小的电感对性能有负面影响,但设计工程师往往需要做出这一妥协,以便满足严格的尺寸限制。

但是,有一种方法允许以 3D 方式将电感垂直堆叠在其他功率元件上方,使它们具有几乎等于整体模块的占位面积。除了允许更大的电感尺寸,这样还避免了将电感与其他元件一同安装在基板上,从而减小需要的基板尺寸。结果就是能够以更小的模块尺寸实现小很多的 DCR。

如图 1(a) 和 (b) 所示,这种方案的优点很明显。剖视图显示了两种技术,在图 1(a) 中,基板是一个多层 PCB,这提供了比单层基板更大的布线灵活性,但导热性较差。元件以传统方式安装;控制器、FET 和无源元件并排安装,这会对总尺寸造成限制,并因此限制电感在 X、Y 和 Z 轴中的尺寸。电感的形状也会给对流冷却带来限制。

相比之下,图 1(b) 中的示意图显示了使用 3D 电感堆叠的 HDA 封装如何提供显著的好处。使用单层基板可改善导热性而不影响布线灵活性,而通过将电感安装在其他元件上方允许使用更大的电感;从而有效地减小总占位面积和 DCR。

### 数字控制

POL 设计的第三个方面是实现合适的瞬态响应性能,在这个方面,数字控制已经证明能够实现这个目标。数字控制使得能够根据瞬时负载实时调整控制回路,并灵活地提供动态电压调节、频移、相移和动态配置等特性。另外它还能向系统的主处理器提供对负载点性能的洞察,从而实现对整个系统明显更大的控制。

数字控制的引入支持使用高级算法(如傅立叶变换)的数字信号处理,

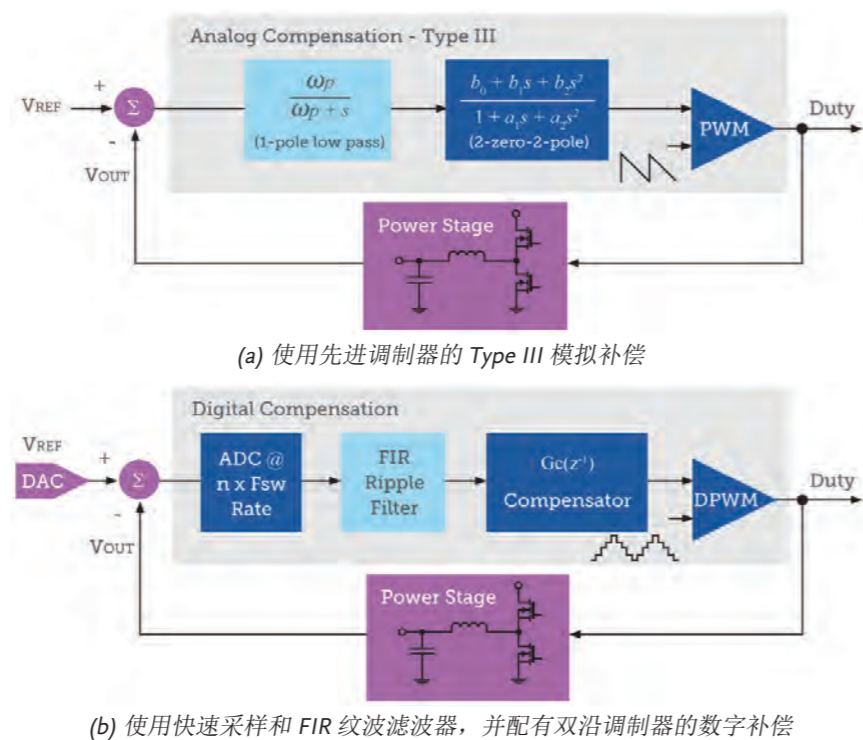


图 2. 采用电压模式控制方法的降压转换器的模拟与数字补偿对比。

使得能够采用在模拟控制回路中难以或不可能采用的先进滤波器。图 2(a) 和图 2(b) 显示了这两种方案的影响。图 2(a) 中显示的双零双极补偿器有一个使用模拟技术实现的单极低通滤波器。图 2(b) 中的控制回路使用速率足够高的 ADC 过采样,以获得可以忽略不计的相位滞后或群延迟(采样率为  $n \times F_{sw}$ , 其中  $n \gg 1$ )。就回路增益和相位而言,该过采样可帮助实现与图 2(a) 中的补偿器具有相似频率响应的补偿器设计。另外,数字方案的优势还允许包含低延迟 FIR 纹波滤波器,允许完全抑制纹波的所有重复性成分,从而可以减小纹波达 20dB 以上,并且无显著延迟,从而允许更高的增益和更高的带宽。

从功率输送的角度看,使用本文介绍的方案有助于 POL 制造商解决影响系统设计的三大问题:功率密度、性能和导热性。使用这些创新技术可减少工程师面临的挑战,帮助他们克

服当今系统设计的挑战。

### 参考资料:

了解有关 Intersil 电源模块解决方案的更多信息,请访问 [www.intersil.com/powermodule](http://www.intersil.com/powermodule)。

### 关于作者:

Jian Yin 是 Intersil 公司的工业电源产品高级应用工程经理。他负责开关电源稳压器、多市场产品 (MMP) 和电源模块设计与开发,以及所有客户应用支持。Yin 先生拥有 8 项美国专利(包括正在申请的专利),并发表了超过 50 篇期刊文章和技术论文。加入 Intersil 之前,Yin 先生曾在 Linear Technology 公司担任单片电源系统高级工程师和模块设计工程师,并设计和推出了超过 9 种电源模块产品。Yin 先生拥有美国弗吉尼亚理工大学暨州立大学的电气工程博士学位。

[www.intersil.com](http://www.intersil.com)

# 基于 FPGA 的低功耗设计

作者: Prem Arora, 营销总监, 美高森美

今天,系统设计人员被迫针对最低功耗进行系统设计,尤其是使用 FPGA 器件。为了最大限度地减小 FPGA 器件功耗,我们应当全面考虑总体功耗,主要有:

- 浪涌 / 上电电流
- 配置
- 静态电流
- 动态电流

现在,我们应当查看每项功耗因素:

涌入 / 上电电流—当 FPGA 器件上电时,必需建立内部基准和完整的复位顺序,它引起的电流浪涌可能会生成高达数安培、长达数百微秒的电流尖刺,从而带来涌入功率。FPGA 器件供应商通常不强调这个功率组分,不过,它在影响电源设计和总体系统成本和实际空间要求方面,其实发挥着重要的作用。在无需频繁进行上电循环的系统应用中,上电电流对总体功率的影响较小;然而,在需要频繁上电循环的应用中,上电电流本身就是很大的功率消耗。

除了总体功耗,瞬时功耗也是上电电流带来的挑战。上电电流比 FPGA 器件的运作电流高出数倍,这需要特别设计的电源来提供上电所需的电流。此外,基于 SRAM 的 FPGA 器件需要上电排序,而且不从上电顺序可能引起上电电流远高于器件数据表中的数据。这进一步增加了上电顺序电路的需求,因而带来了额外的成本和实际空间需求。

考虑所有这些因素后,最重要的是为任何系统挑选 FPGA 器件之前,

要先了解上电电流规范,基于 Flash 的 FPGA 器件对于低功耗设计具有显著的优势,比如无涌入电流尖刺、简化的 POR(上电复位)顺序以及较低的总体电源成本。

配置电流—基于 SRAM 的 FPGA 器件在电源丢失时不保留配置数据,必需在上电时从外部非易失性存储器重新上载配置数据,这会在数百 msec 时间内消耗大量电流,并且可能导致具有频繁上电循环的系统的电池寿命缩短。基于闪存的 FPGA 器件在掉电时可以保持配置,因而无需消耗任何配置电流。

静态电流—静态耗电量也称作静态电流,它是晶体管中的泄漏造成的。静态功耗对于整体系统功耗是非常重要的,因为它是器件在被供电期间一定会消耗的恒定功率(如果没有低功耗模式)。静态功率与开关频率无关,因而在以低频率运作的系统中,必需仔细考虑,以降低动态功耗。在这样的设计中,静态功率将占据总体功耗的主要部分。

基于 SRAM 的 FPGA 由每单元具

有六个晶体管的 SRAM 单元构成,具有多个泄漏路径,因而每单元的泄漏电流较大,并具有高静态电流。相比之下,基于闪存的 FPGA 器件仅有一个每单元泄漏电流降低 1000 倍的晶体管构成,因而具有超低的静态功耗。

动态电流—动态 FPGA 功耗是:

$$P = CV^2F \quad (1)$$

其中

P = 以 W 计算的动态功耗

V = 以 V 计算的运作电压

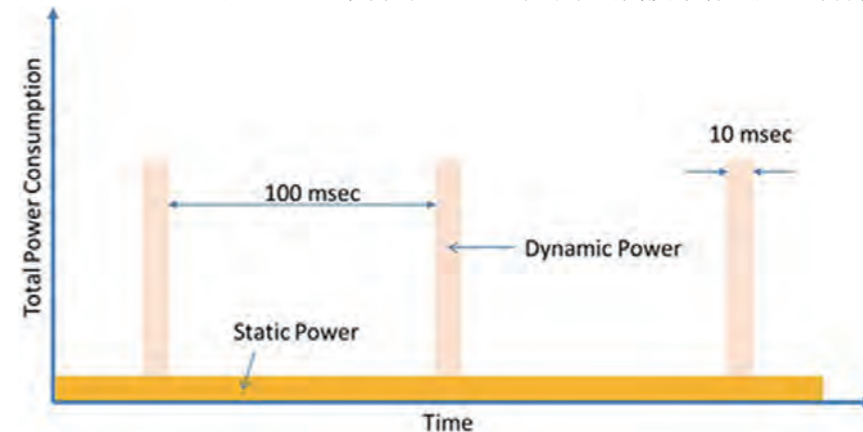
F = 以 kHz 计算的频率

C = 以  $\mu F$  计算的负载电容

较高的运作频率带来较高的动态功耗,在为系统挑选器件之前进行功率估算是非常重要的。所有 FPGA 供应商都提供估算器来估算基于资源使用和开关频率的动态功率。

上述所有功率组件均对总体功率有影响,在器件上电时,上电电流会影响总体系统功耗,可能达到数百 mA,或者在较高密度 FPGA 器件中达到数安培。在系统上电时,静态和动态功率决定了功率预算。

从系统的角度来看,在平均功耗



较高时的热管理也是一个挑战。在这样的场合下，如果热管理被忽略，可能会引起热散逸。

### 功耗设计需求的影响

对于运行时间几乎为 100% 的系统，如大多数服务器应用，静态和动态功率是最重要的检验项目。然而，如果器件在较高频率下运作，动态功耗便会在总体功耗中占据主导地位。

让我们以一个需要捕获一些数据、进行处理，并且传送给主机设备的远程传感器节点作为对照示例。在这样的应用中，逻辑部分无需一直开关，这是因为器件能够抽样数据、进行处理、传送，而后，逻辑可以通过门控时钟来避免切换，直到需要处理另一个样本。图 1 所示为此类系统的功率分析，工作时间大约 10 毫秒，而后是大约 100 msec 的休眠时间。

### 1. 低占空比运作

在这样的应用中，静态功率是影响总体系统功率的主要因素，因此，在这类应用中必须选择静态功率低的器件。此外，还要考虑让器件在较低频率下运作，而不是猝发模式。系统设计要分析上述两种场景，然后选择最适合该系统的器件。

低功耗模式能帮助进一步减少 FPGA 器件功耗。包括睡眠和深度睡眠等低功耗模式，在微控制器件中是众所周知的。一些 FPGA 器件也同样支持某些形式的低功耗模式，这对于需要低占空比运作的应用是有帮助的。

这些模式的可用性取决于几个因素，比如在低功耗模式下节省的功率、从一种功率模式转移到另一种功率模式的转换时间、设计复杂性等等。基于 SRAM 的 FPGA 器件在退出低功耗模式时需要重新配置，从而带来较长的退出时间。它会在重新配置时引起电流浪涌，而且注册数据会在掉电期间丢失。

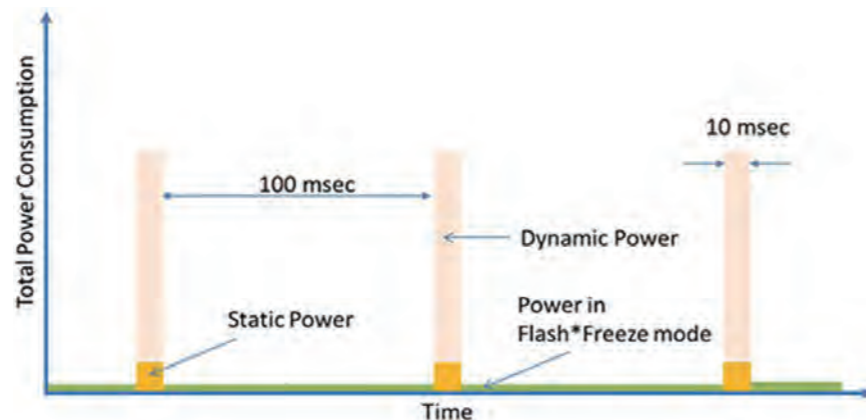
然而，这些模式在某些应用中十分实用，我们应该仔细了解。一些基于闪存的 FPGA 器件（比如 IGLOO、IGLOO2 和 SmartFusion2 器件）支持闪存 \*Freeze 模式，允许器件进入超低功率模式，同时保持 SRAM 内容、I/O 状态，以及注册数据。根据器件系列，可以使用 I/O 活动、I/O 签名匹配或 RTC 唤醒中断等各种来源来退出闪存 \*Freeze 模式，而且无需外部时钟进行 RTC 时间保持。

在闪存 \*Freeze 模式中，内部时钟电路是掉电的，进入和退出时间几乎可以忽略，因此退出需要的时间主要为上电时 PLL 锁定时间，这个时间 <100 μsec。图 2 所示为使用闪存 \*Freeze 模式时的功率分析。然而，它没有考虑进入和退出时间，因为这在基于闪存的 FPGA 器件中是可以忽略的。

输入 / 输出引脚功耗—输入 / 输出引脚是主要的功率消耗组件。I/O 功耗取决于负载、转换速率和驱动强度。支持可配置转换速率和驱动强度的器件，能够显著帮助降低总体系统功率。低电压 I/O 标准也可帮助减小功耗。

### 2. 使用闪存 \*Freeze 的功率分析

硬 IP—硬 IP（知识产权）在功率和实际空间要求方面进行了优化。有些 IP 经常用于 UART、I2C、SPI、DDR 控制器、串行收发器或 SERDES、PCIe 等等应用。取决于不同应用，最



好是找到具有硬 IP 的器件，并且在比较两款器件时，应当分析每个 IP 的功率。例如 SERDES 在应用中会消耗大量功率。一些 FPGA 器件具有低功耗 SERDES 收发器，比如 SmartFusion2 和 IGLOO2 器件，这些器件针对功率而优化，功耗比其它 FPGA 器件降低多达五倍。

对于硬 IP，了解实际系统需求也很重要，这样能够帮助挑选仅。

有所需硬 IP 的器件，确保你不会为不需要的功能付费，并且尽可能地降低耗电量需求。一个最好的示例是某些 FPGA 器件提供的高端应用处理器，虽然这些处理器在计算密集应用中有用，但如果它们短时间使用或在较低的频率下运作，就会增添巨大的静态功率。例如，具有 A9 处理器内核的 SoC 器件在所支持的温度范围会增加多达 700 mA 静态电流。

### 针对低功耗设计

在进行低功耗产品设计时，软件开发工具能够显著影响产品开发周期，如果开发工具具有估算功耗的功能，并提供用户友好选项来优化总体功率，以及轻易接入硅器件提供的低功耗模式，便可以简化设计人员的工作，并且缩短对于现今竞争激烈市场十分着重的开发时间。

[www.microsemi.com](http://www.microsemi.com)

## 特别报道： 健康/医疗和移动

**PSD** CHINA  
功率系统设计：推动全球创新



内容包括：

SRAM在新一代IoT和可穿戴嵌入式设计中的作用……

30

解读智能手机光学防抖技术及镜头驱动方案……

33

功率MOSFET引领驱动更高的电源能效……

36

新型异构为多核设计提供更高系统效率与可扩展运算能力……

38



# SRAM在新一代IoT和可穿戴嵌入式设计中的作用

作者：Anirban Sengupta和Reuben George

上世纪90年代中期，英特尔决定把SRAM整合到自己的处理器中，这给世界各地的独立式SRAM供应商带来“灭顶之灾”。最大的SRAM市场(PC高速缓存)一夜之间销声匿迹，只留下少数细分市场应用。SRAM的“高性能存储器(访问时间短、待机功耗小)”价值主张因其较高的价格和容量限制(目前的最高容量是288Mb)而高度受限。由于SRAM每个单元有四到六个晶体管，几乎无法与DRAM和闪存竞争(这两种存储器每个单元只有1个晶体管);每个单元的晶体管数越少就意味着板容量和成本越低。因此，对构成98%的市场总额的传统存储应用而言，SRAM是一种不切现实的解决方案。

自英特尔开始嵌入SRAM以来，大多数SRAM供应商已经做出相应调整，或关闭工厂，或丰富SRAM之外的其它产品组合。对SRAM的运用则转向要求高性能的专门应用，主要包括工业、汽车和国防领域。SRAM的整体市场在2002年到2013年间的年均复合增长率(CAGR)为-13%。然而，若认为这种技术已经日薄西山还为时尚早。实际上，由于种种因素的作用，在未来几年我们预计将会看到长期被冷落的SRAM东山再起。在本文中，我们将探讨让SRAM重获新生的技术进步以及使之能够满足未来需求的SRAM技术发展趋势。

## SRAM回归主流嵌入式设计

SRAM回归主流设计的动力非常耐人寻味，力图取代SRAM的潮流忽然发生逆转。英特尔决定嵌入SRAM，这在当时是个非常英明的决策。SRAM不仅成本效益更高，而且还是技术一流的解决方案。与外部SRAM相比，嵌入式SRAM的存取时间更为出色，要知道对于高速缓存存储器而言，存取时间是最关键的因素。

自那时起到现在，处理器功能变得更加强大，而且尺寸越来越小。随着处理器的功能日渐强大，它们要求高速缓存存储器性能也要有大幅改善。但与此同时，随着新一代新工艺节点的问世，不断增大嵌入式高速缓存存储器的

容量成为一项越来越艰巨的挑战。SRAM拥有六晶体管架构(逻辑区一般为四晶体管/单元)。这意味着随着工艺节点的缩小，每平方厘米的晶体管数量将会极高。这样的高晶体管容量可能导致许多问题，包括：

发生软错误的几率增大：随着工艺技术从130nm缩小到22nm，软错误率预计将增长七倍。

产量降低：由于晶体管容量增大，加上位单元不断缩小，SRAM的面积更容易受工艺变化所造成的瑕疵的影响。这种瑕疵会降低处理器芯片的总产量。

功耗增加：如果SRAM位单元必须与逻辑位单元的大小相同，那么SRAM晶体管的尺寸就需要缩小到小于逻辑晶体管。而晶体管尺寸的缩小会导致漏电流增大，最终导致待机功耗增大。

有两种途径可以解决这个问题。一种方法是为处理器中或片上系统中的SRAM面积和逻辑面积采用不同的工艺技术节点。但这样做的后果则是处理器的大部分面积由SRAM构成。如果是这样，缩小处理器芯片的理由就无法成立。另一种方法则是把SRAM与处理器或控制器分开。有一些技术创新实际上正在加快这种替代方案的实现。

## 可穿戴电子产品中的SRAM

当今世界的微控制器(MCU)已经广泛应用于各种设备中。我们现今正在经历一个重大电子产品发展趋势，那就是可穿戴电子产品(图1)。对于智能手表和健康腕带这样的可穿戴产品来说，尺寸和功耗是关键因素。由于电路板尺寸受限，MCU必须精简小巧，并且能够借助便携式电池提供的微弱电力运行。

在上述要求下，片上高速缓存的容量相当有限。在未来的几代产品中，我们预计会看到可穿戴产品的功能将得到进一步丰富。这样一来，片上高速缓存的容量将不敷使用，从而带来对外部高速缓存的需求。在所有可用的存储器中，SRAM是用作外部高速缓存的最佳选择。因为它与DRAM相比待机电流消耗较低，而且其存取时间也比DRAM



图1: 可穿戴电子产品的要求正在推动SRAM的复兴

和闪存更短。

但是，要装配到微小的可穿戴产品电路板上，SRAM将需要进一步发展。对现有的并行SRAM而言，存在下列问题：

- 与MCU通信所需的引脚数过多；
- 尺寸过大，不适合PCB。

## 物联网和SRAM

过去几十年里，SRAM领域已衍生出两个不同的产品线：高速率和低功耗。每个产品线都有着各自特有的功能、应用和价格。需要使用SRAM的设备要么需要它的高速特性，要么需要它的低功耗特性，但从来不是两者兼具。然而，对采用便携式电源供电并用以执行复杂操作的高性能低功耗设备的需求正在不断增长。这种需求背后的动力来自新一代医疗设备、手持设备、消费类电子产品、通信系统以及工业控制器，这些设备均受物联网(IoT)驱动。

IoT正朝着两个不同的方向发展：智能可穿戴产品和自动化技术。正如前文我们所讨论的，可穿戴产品使用低功耗的小尺寸SRAM最为适合。同时，物联网的发展还会影响到工业、商业和大规模运营以及个人住宅、大型工厂乃至整个城市的自动化。SRAM采用小型封装，能够在降低功耗的同时保持高速性能，其将为IoT应用带来重要价值。

许多主要厂商提供的微控制器通过诸如深度低功耗(Deep Power-Down)和深度休眠(Deep-Sleep)等特殊的低功耗模式，已经能够满足对此类跨界设备的不断变化的需求。在这些模式下，外设和存储器模块也有望节省功耗。因此，要成为IoT设计的优先选择，SRAM的发展必须能够让客户不必在性能和功耗之间权衡取舍。

SRAM的发展如此之快，很明显只要独立式SRAM制造商能够通过创新让自己的产品满足新一代应用需求，激动人心的时刻就在未来等待着他们。SRAM的主要创新领域包括：

缩小芯片尺寸：这要求工艺技术的进步和封装技术的创新；

减少引脚数量：目前大多数SRAM使用并行接口。市场上的串行SRAM只有低容量产品。需要生产容量更高的串行SRAM；

功耗更低的高性能芯片；

片上软错误校正。

在下面的章节中，我们将介绍SRAM设计的一些关键创新，这些设计创新促使嵌入式系统开发人员考虑把SRAM用于嵌入式可穿戴产品、IoT和其它嵌入式系统应用。

## 芯片级封装

芯片级封装(CSP)[4]是一种缩小芯片尺寸的强大技术。根据规格要求(J-STD-012)，要满足“芯片级”要求，整体封装部分的面积不能超过晶片面积的1.5倍，并且线性尺寸不能超过晶片尺寸的1.2倍。相比之下，对于采用标准封装的晶片，整体芯片面积可以是晶片面积的十倍。因此芯片级封装有助于缩小芯片的尺寸。另外通过压缩工艺节点也可以实现类似的尺寸缩小。但就SRAM而言，转而采用较小的工艺节点会带来风险，具体在上文中已作解释。

面积的缩小可通过取消第一级封装来实现，其中包括引脚框架、管芯连接、焊线以及铸模化合物。CSP芯片大多采用晶圆级封装，将封装材料直接堆放在晶圆片上。引脚分布类似于球栅阵列封装(BGA)，封装上的焊接凸点起引脚作用。通过缩小工艺节点可获得类似的尺寸缩小效果。

对于可穿戴应用中空间有限的电路板来说，CSP SRAM明显将是最佳选择。与仅次于它的备选方案(购买一块SRAM管芯，然后使用高级多芯片封装(MCP)技术将它与MCU管芯封装在一起)相比，将CSP SRAM纳入设计要便捷得多。目前，CSP SRAM还没有投入量产，有些供应商将其作为定制选项提供，可能是因为目标市场(可穿戴)还没有超越嵌入式领域。不过在SRAM市场中，大多数主要厂商都可为他们的很多其它产品提供CSP选项。例如，赛普拉斯半导体已针对其PSoC等产品系列提供了CSP版本。因此，对于制造商来说，将这种功能延伸至SRAM应该不难。

## 引脚数更少

在SRAM的功耗低于闪存和DRAM时，使用SRAM进行存储器扩展的主要问题是其并行接口。尽管并行接口能实现更快的读写速度，但有太多的IO需要连接。例如，如果将一个1Mb SRAM (64Kb x16) 与一个MCU连接，所需的IO数量将会是32个(16个地址，16个数据)。进行多路复用可将该数字减少至24。但容量每增加一级(2M、4M、8M等)，引

脚数就会增加1个。

极小可穿戴电路板上用来连接SRAM的IO数量有限，因为小型MCU的封装引脚数量少。要与这些MCU连接，SRAM必须突破传统的并行接口。串行闪存和EEPROM等的成功增强了串行存储器选项的市场需求。MCU使用嵌入式高速缓存已有很多年了，因此对于串行SRAM的需求直到最近几年才被发觉。串行SRAM可实现更便捷的接口连接，更少的引脚使用(单路SPI用两个，双路SPI用两个，四路SPI用四个)。此外，所需的IO数量不会随容量增加而增多。

目前，我们的串行SRAM容量低，存取速度相对较慢(存取时间达25ns，容量为1M)。在不久的将来，我们将有望刷新这两个参数。随着可穿戴产品进入全新时代，我们可能会希望MCU完成更为复杂的工作。在这种情况下，具有更高吞吐量的更高容量高速缓存/高速暂存存储器会十分有用。因此，串行SRAM向更高速和更高容量的方向发展对该市场十分有利。使用CSP封装缩小尺寸再加上串行接口，SRAM将会成为可穿戴产品中高速缓存及高速暂存存储器的强大选项。

### 高性能，低功耗

当前有两个不同系列的异步SRAM：快速SRAM(支持高速存取)和低功耗SRAM(低功耗)。从技术角度看，这种权衡是合理的。在低功耗SRAM中，通过采用特殊栅诱导漏极泄漏(GIDL)控制技术控制待机电流来控制待机功耗。这些技术需要在上拉或下拉路径中添加额外的晶体管，因此会加剧存取延迟，而且在此过程中会延长存取时间。在快速SRAM中，存取时间占首要地位，因此不能使用这些技术。此外，要减少传播延迟，需要增大芯片尺寸。芯片尺寸增大会增大漏电流，从而增加整体待机功耗。

到目前位置，典型SRAM应用接受这种权衡：电池供电应用使用低功耗SRAM(降低性能)，有线工业高性能应用则使用快速SRAM。不过，对于物联网及其它众多高级应用来说，这种权衡不再适用。主要原因是对于大部分这些应用而言，不仅高性能很重要，同时还必须限制待机功耗，因为这些应用大多采用电池供电工作。非常幸运的是，SRAM正在缩小这两个系列之间的性能差距，正逐渐发展成具有这两种优势的单芯片产品。

微控制器很久以前就有了深度睡眠工作模式。这种工作模式有助于为大部分时间都处于待机状态下的应用省电。该控制器可在正常工作中全速运行，但事后则进入低功耗模式，以便节省电源。使所连接的SRAM也具有类似的工作模式很重要。具有深度睡眠工作模式[5]的异步快速

SRAM是这类应用的理想选择。这种SRAM芯片有一个附加输入引脚，有助于用户在不同的工作模式(正常、待机和深度睡眠)间切换。因此可在不影响性能的情况下管理低功耗。

### 片上纠错功能

存储器工艺技术的提高可改进性能与功耗，因此更低的电压和更小的节点电容会让这些器件更容易出现软错误。如今，CMOS工艺已经缩小了尺寸，地外辐射和芯片封装都会导致越来越多的故障。一般使用纠错码(ECC)软件或冗余(即多个SRAM存储相同的数据)方式应对软错误，特别是在可靠性一直都极为重要的系统中，例如医疗、汽车和军事系统。然而，这种方式非常昂贵，需要额外的电路板空间。

主要SRAM制造商现已开始直接在芯片上实施纠错特性[6]。要在现代芯片级半导体存储器上限制软错误影响，可使用两种架构增强方法：片上ECC和位交错。通过片上ECC，便可将用于实施错误检测和单个位错误校正的软件硬编码在SRAM中。有些制造商甚至还提供一个额外的错误引脚选项，用以指出单个位错误的检测与校正情况。

另一方面，位交错可用来限制多位错误的影响(即单个能量粒子翻转多个位)。位交错的工作方式是将相邻的位线安排至不同的字寄存器。这样可将多位错误转换为多个单个位错误，随后可通过片上ECC进行校正(进一步了解如何减少和校正软错误)。

### SRAM与未来

SRAM技术将迎来激动人心的全新时代。技术趋势与发展都有利于该技术回暖，扭转多年来使用量下降的颓势。支持ECC功能的芯片现已投入量产。支持片上电源管理的快速SRAM也已上市。此外，串行SRAM也已投入量产，但大多数都支持低容量应用，因此目前在速度上还无法与并行方案相匹敌。不过，串行市场的现有厂商(Microchip和On-semi)恰好主要都是MCU制造商。传统SRAM公司尚未推出串行SRAM。随着更多公司进入该市场，我们将有望看到创新技术的快速出现。

关于产品生命周期的传统市场观点是：产品成熟期过后就是衰退，然后是消亡。从SRAM每年的负复合增长率以及大多数供应商退出该市场的事实来看，该产品应划为“衰退”期。然而不管是今天我们目睹的SRAM复兴，还是针对未来预测的，都需要我们重新审视普通产品生命周期的传统理念。

# 解读智能手机光学防抖技术及镜头驱动方案

作者：本刊根据罗姆公司演讲整理

日前，全球知名半导体制造商罗姆在北京举办智能手机的光学防抖(OIS)技术以及镜头驱动方案发布会，罗姆株式会社LSI商品开发本部马达控制LSI商品开发部控制开发科顾问关本芳宏先生、罗姆半导体(上海)有限公司设计中心副所长金东辉先生出席，介绍了罗姆擅长的应用于摄像头模块的镜头驱动器反馈控制技术，并承诺不断研发推陈出新，共同为中国电子行业的蓬勃发展做出贡献。

### 防抖有哪些策略

金东辉表示，以智能手机为首，摄像头不断向高精度化，市场需求也不断提高，所以防抖技术今后也会继续发展。他希望通过这样的机会，能够让更多人知道罗姆的技术。

他首先介绍了智能手机的光学防抖(OIS)技术以及镜头驱动方案。常见防抖对策包括：大像素，会降低分辨率；大镜头，使光学结构尺寸大；电子防抖，使像素减少，仅适用低频抖动；光学防抖，适用范围广、实用。

如图1所示，相机抖动一个角度时，远处的物体偏移的量非常大，所以扭动的动作对图像造成的破坏最严重。如果物体稍微近一点，这个扭动就没有那么严重了。如果抖动成分主要是平移的成分，反过来，物体距离越小，画面影响就越严重，尤其是在拍微距的时候，屏动是不能忽略的。只要集中解决pitch和Yaw，就解决了扭动的问题。

OIS的效果怎么评估呢？金东辉说，它有一个量化评价标准。假设没有抖动，图形是一个圆形；有抖动，没有开补偿时会晃动一个幅度，中间会糊掉；补偿开了以后，这个画面仍然不可能是完美的，但是抖动的幅度会有明显的下降。把这两个抖动的值做一个除法，经过运算得到压制比的一个参数。如果一般消费者看，有没有光学防抖的效果，就是一个定性的评价，很多都是主观评价。另外简单比较表明，开OIS的效果就相当于快门速度提了三级，大概是8到10倍的样子。比如开校正的时候，可以用1/15秒的曝光，就相当于光校正以后的125/1秒，这两个图像基本上是等价的，见图3。

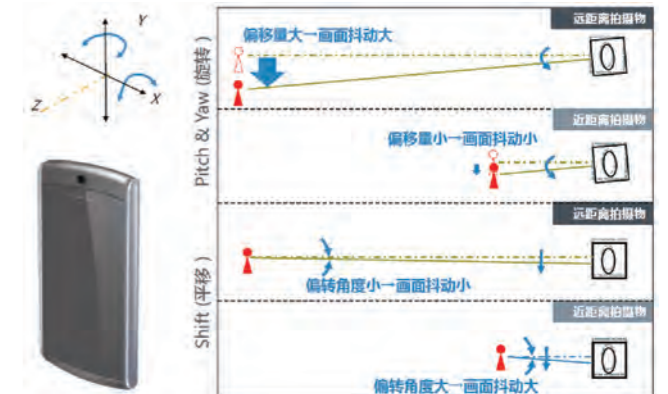


图1：相机的抖动对画面的影响

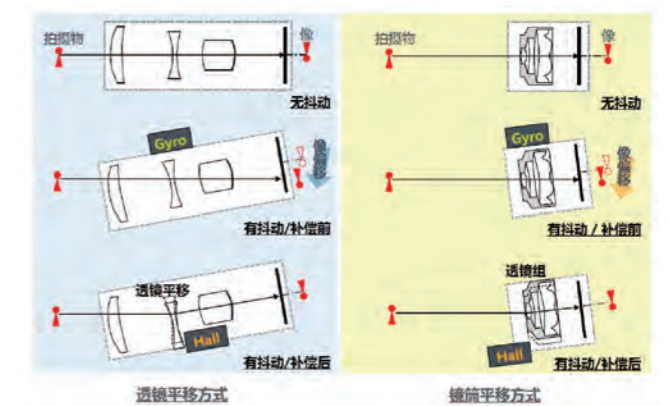


图2：OIS的工作原理

还有一种电子防抖(EIS)的方法，金东辉对两者进行了比较。

### 应用于摄像头模块的镜头驱动器反馈控制技术

谈到罗姆擅长的应用于摄像头模块的镜头驱动器反馈控制技术，金东辉先介绍了摄像头结构以及镜头驱动相关部件。如图5，中间部分是摄像头模组的主要部分，灰色的是外壳，下面是PCV以及传感器，中间白色的部分是镜头组，镜头组需要上下延Z方向移动，即AF方向的



图3: OIS的效果评估

	光学防抖	电子防抖
硬件配置	镜头驱动马达, OIS控制芯片	一般不需要额外硬件, 但需要DSP处理负荷
有效图像区域	全幅	损失边缘部分像素
帧间抖动补偿	有效	有效
帧内抖动补偿	有效	无效
图像质量劣化	无	有
主要用途	获取静止图像, 动态图像	动态图像

图4: 光学防抖和电子防抖的区别

移动, 主要用途是聚焦, 现在所有手机的前置摄像头都带 AF。后置的也有人搭载 AF。另外 OIS 必须让马达在 XY 平面移动, 追踪整个图像。另外都要有一个马达驱动, 给它多少电流就移动多少位置。

金东辉还对前馈型和反馈型 AF/OIS 进行了比较, 并介绍了反馈性 AF 控制的优势, 见图 6 和图 7。他指出, 前馈型是系统检测到失焦信号, 通过图像的比较知道是否失焦, 如失焦就直接让 VCM 马达推动镜头到一定的位置, 这一轮的控制就结束了。反馈型不一样, 用 Servo DSP 控制, 首先也是检测抖动或失焦信

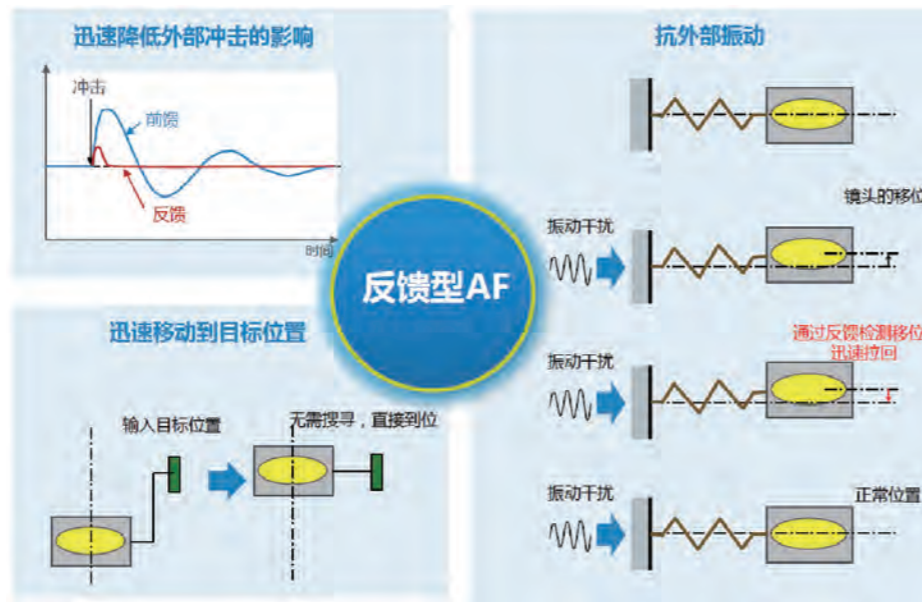


图7: 反馈性AF控制的优势

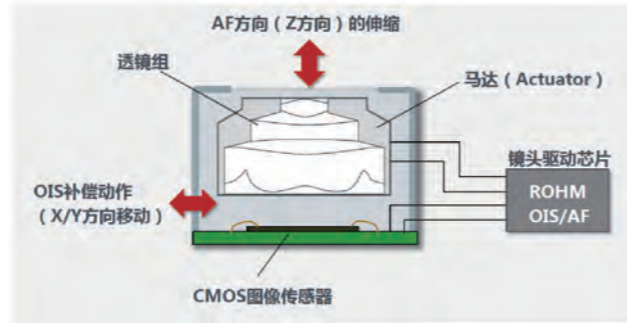


图5: 摄像头结构以及镜头驱动相关部件

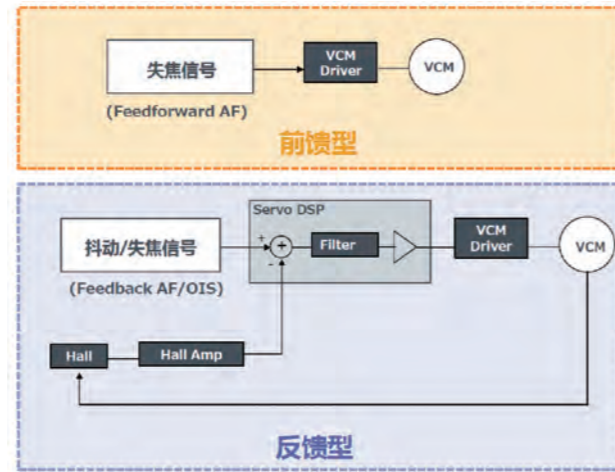


图6: 前馈型和反馈型AF/OIS的比较

号, 经过各种运算, 把 VCM 推到一定的位置。这个位置迅速由 hall 检测, 反馈到 DSP, 知道镜头不是已经推到了要的位置。如果有一定误差, 会迅速不停循环, 只要 CPU 给系统下了一个指令, 把镜头推到某个位置后, 就可以完全以 4 轴 DSP 来控制。

反馈型的优势有几方面, 一是抗冲击。镜头一般用 VCM 驱动, 有一个弹簧, 外面如果有一个撞击, 镜头就会晃, 偏离原来的位置, 如果不加任何的的控制的话, 晃动慢慢衰减, 时间很长, 这段时间内一直得不到清晰的图像。如果加一个反馈控制, 只要偏离一点位置, 马上就拉到中心位置, 这样可以使大部分时间内得到清晰的图像。第二是抗振动, 原理跟抗冲击差不多, 比如把手机放在三脚架上, 会有外部振动, 这样镜头会偏离该有的位置, 这时候用 close loop, 也可以迅速拉回正常位置。close loop 控制非常快, 比如拍照的时候, 好不容易找到一个物体, 推拉对焦时间很长。别小看这个时间, 看起来只有 100 毫秒, 但迅速回到目标位置很重要。

总之, 罗姆镜头驱动的特点在于, 它是一个高性能的伺服系统控制, 是经过严密的仿真和现场调试做出来的芯片, 同时也加了新的 PWM 驱动马达。PWM 可以省掉很多功耗, 推拉镜头都是耗电的工作, 如果能够在这里面省下 20、30% 的电, 也是非常大的效果。另外就是罗姆整个开发和支持体系非常完整, 包括对模组厂、手机厂的支持。到目前为止, 罗姆公司 OIS/AFDriver 累计出货量已突破 100 亿个。

关本芳宏在最后表示, 近年来, 智能手机摄像头有了长足的进步, 不用说自动对焦功能了、防抖功能, 变焦功能也都陆续普及了, 开始出现覆盖小型数码相机功能的趋势。以前, 手机带有防抖功能可以说是身份的象征, 现在渐渐发展到更加实用, 为了在光线不能暗的地方, 或者拍远处的物体的时候也能拍的清楚, 防抖作为照相机的功能也开始渐渐使用了。因此, 人们对光学今后的期待也越来越高。罗姆是从 2008 年开始镜头驱动器, 2012 年与日本和欧洲和一些手机巨头合作, 第一次推出了搭载光学防抖功能的手机, 这些手机上用的就是罗姆的镜头驱动器产品, 从那以后, 有更多的手机厂商搭载带光学的防抖功能的镜头处理器。

罗姆充分利用光学防抖控制领域的关键技术——反馈控制技术。现在很多客户都在采用罗姆的搭载自动对焦反馈控制功能的镜头驱动器。罗姆今后也会继续面向中国市场, 推广镜头驱动器产品, 为中国的手机, 包括智能手机经济的发展做出贡献。

[www.rohm.com.cn](http://www.rohm.com.cn)

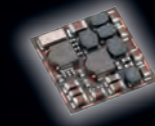


## TDK 技术 连接世界。

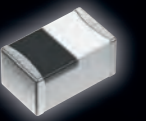
最高精度的  
微型压力传感器



最高效的  
电源管理模块



高Q 特性的射频电感器



具有长稳定性的  
气体放电管



[www.tdkchina.com](http://www.tdkchina.com) · [www.epcos-china.com](http://www.epcos-china.com)



# 功率 MOSFET 引领驱动更高的电源能效

作者：Takashi Akiba，产品工程经理，安森美半导体

功率MOSFET已成为电源开关器件的优先选择用于广泛的消费和工业电子设备电源。因提高总电源能效以符合政府和行业标准组织及终端用户的节能要求变得越来越重要，降低功耗同时允许大负载电流通过功率MOSFET实现，已增加价值。

开关速度、器件温度、功率密度雪崩容量和器件封装本身的凭据是设备设计人员仔细检查和性能要求很高的主要领域。

本文着眼于功率MOSFET的兴起和它们如何提升对它们的性能要求。文章对比了已获确认的DPAK封装器件和安森美半导体新的ATPAK器件。

了解到消费者需求推动所有电子产品更小、更轻和更低成本，同时具有不断增加的功能和功能集不足为奇。虽然这一般是事实，但最大的重点在于现代便携式设备竞争激烈，技术迅速演变。这带来了电子和封装设计各方面的挑战，因为这些要求往往是竞争性的。因此，工程师们呼吁做出折中以优化他们的设计用于市场。

几乎每个电子设备或系统都有某种形式的电源去将原始电源（电源、太阳能或电池）转换为有用的电平为设备供电。虽然电源必不可少，但通常被认为添加没用的功能。电源（PSU）不增加设备的任何特性，但它占现代便携式设备很大一部分尺寸和重量。

除了消费者推动的挑战，现代电源系统的设计人员还

面临许多专注环保的挑战。行业标准、最佳实践和立法都要求更高水平的能效 - 尤其是在低功耗和待机模式。不断下降的电压轨意味着更高的电流必须提供更低功耗，从而增加了挑战。

几乎每个现代开关电源的核心都是功率 MOSFET。这些器件广泛用于开关稳压器如 AC-DC 或 DC-DC 转换器和电机控制器。它们以高速开关、高击穿电压、高电流和低功耗提供极佳性能。MOSFET 善于以现代开关电源所需要的高速、高频工作。

为应对这些挑战，当今市场上可提供许多类型的 MOSFET- 许多为特定应用而优化。在为特定的电源应用选择理想的器件时，设计人员需要考虑将影响最终设计的能力的关键参数以符合其规格。

电气性能是选择 MOSFET 的关键，最重要的标准之一是导通电阻 ( $R_{DS(on)}$ )，因为这将直接影响电源的能效和热特性。虽然开关速度通常需要匹配应用，但  $R_{DS(on)}$  随着开关速度而增加，所以这决择成为设计人员

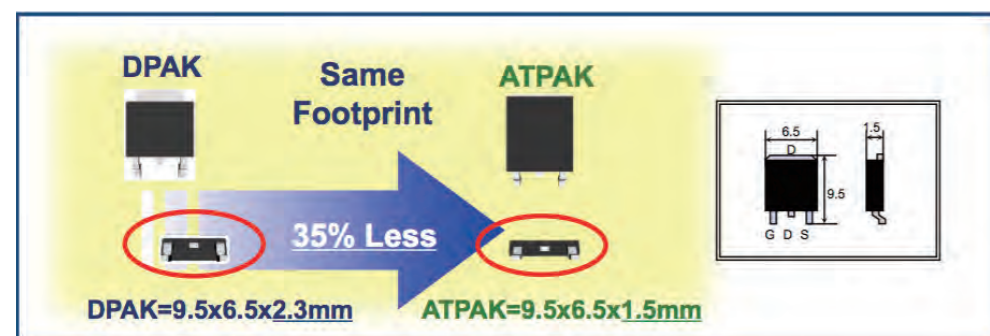


图 1：先进的 ATPAK 与 DPAK 有相同的占位面积但所占体积小 35%。

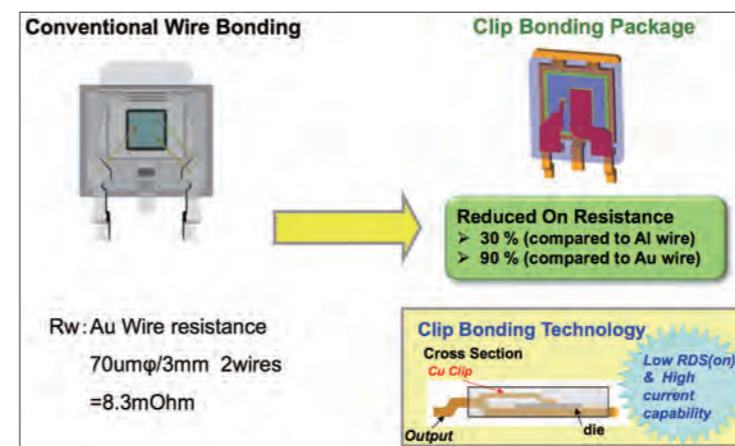


图 2：新的铜夹提供比它所替代的线邦定低得多的热和电气阻抗。

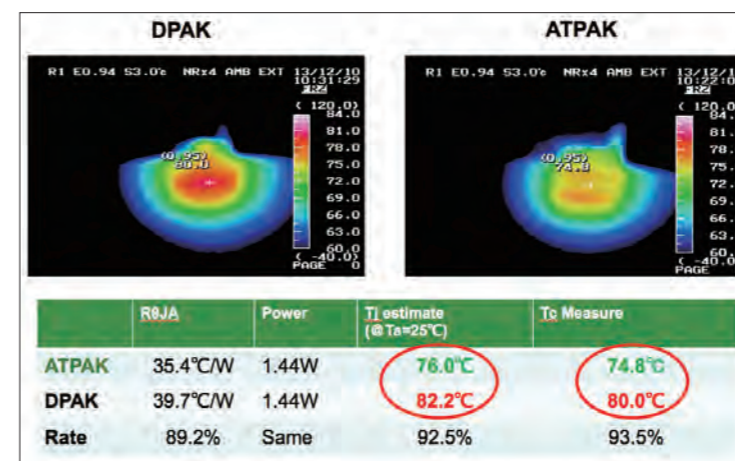


图 3：热基准测试明显验证 ATPAK 设计的优势。

权衡的一个因素。

MOSFET 需要适用于应用的正确尺寸。工作温度和击穿电压 ( $BV_{DSS}$ ) 需要符合应用的需求。需要选择封装尺寸和方式使 MOSFET 足够小以适合可用空间，但足够大以安全散发工作中产生的热量。

封装本身是所有设计中的一个重要考虑因素。如今，表面贴装是最普遍的封装类型，虽然含铅的器件仍然用于某些电源应用。除了能适应可用空间，封装还有一个重要的作用，转移半导体芯片中产生的热量到外界。这热量越高效地被转移，可实现的功率密度越高。

用于功率 MOSFET 最常见的封装之一是 DPAK，自推出以来已成为事实上的行业标准。DPAK 相对现代化，是表面贴装器件具有三个引脚和一个标有物理强度和热传导的大的贴装标签。DPAK 已证实很受欢迎，由于其小尺寸和便于自动制造的卷带封装。

然而，DPAK 封装有一些缺点。首先，约 2.3 mm 的

高度比较好，但开始面临当今超薄设计的挑战。其次，半导体芯片通过薄金线、铜线或铝线（“线邦定”）热和电气连接到引线框架。这些线邦定非常薄（约 70  $\mu m$ ），即使并联多邦定，它们仍然限制 DPAK 的热性能和电流能力。薄的邦定还限制了降低  $R_{DS(on)}$  至为现代电源设计成功所需的低水平的能力。

为解决这些限制，安森美半导体最近推出 ATPAK（“先进的薄封装”）作为下一代封装用于现代电源设计。

在尺寸方面，ATPAK 与 DPAK 的占位面积完全相同，使其适用于改进大多现有设计。而 ATPAK 高度仅 1.5 mm，显著改进 35% 的高度，提供了针对现代超薄设计的关键优势。

ATPAK 的第二个关键创新是新的夹邦定技术，采用铜夹代替邦定线，带来一些实质性的优势。

在这创新设计中，铜夹连接芯片到引线框架。铜是一种极佳的热导体，能更好地将热量传递到引脚，降低封装的热阻抗 ( $R_{THJA}$ ) 和有助于更高功率密度的电源设计。

铜夹更大的横截面积还最大限度地降低  $R_{DS(on)}$  从而有助于显著降低电源损耗，减少热量的产生和提高能效。此外，横截面积增加电流承载能力到 100 A - 以前只能通过 D2PAK 实现的数据，而 D2PAK 的体积是新的 ATPAK 的 7.5 倍。

为证实新技术的优势，安森美半导体进行了基准测试以比较新的 ATPAK 和它所替代的 DPAK

的热性能。在这测试中，ATPAK 器件和 DPAK 器件被置于相同的 PCB 上，都被控制以便每种封装消耗 1.44 W。

采用温度计对表面温度进行非插入测量。DPAK 的外壳温度升至 80°C，而 ATPAK 的外壳达到 74.8°C。采用每种封装的热阻抗，算得 ATPAK 和 DPAK 的结温分别为 76.0°C 和 82.2°C。

这 6.2°C 的差异清楚地显示了采用新的夹邦定技术的 ATPAK 改进的热性能。这还显示即使 ATPAK 比 DPAK 的体积小 35%，它也能更好地散热，从而产生较低的结温和更高的可靠性。

显然，先进的 ATPAK 提供许多实实在在的优势，将有助于设计人员达到当今超高能效、超高密度的电源的挑战目标。向后兼容性使其易于设计人员通过这些新的器件改造现有设计，带来即时的好处。ATPAK 的价格点非常接近 DPAK，是所有新设计的 MOSFET 封装的必然选择。

www.onsemi.cn

# 新型异构为多核设计提供更高系统效率与可扩展运算能力



作者：本刊根据Imagination演讲整理

日前，Imagination Technologies公司新任CEO Andrew Heath来到北京，在媒体见面会上，他和多位高层与媒体分享了Imagination最新动态，并探讨了行业最新发展趋势及技术突破，同时介绍了Imagination广受欢迎的IP产品的最新进展与展望。

## 推动各行业创新发展

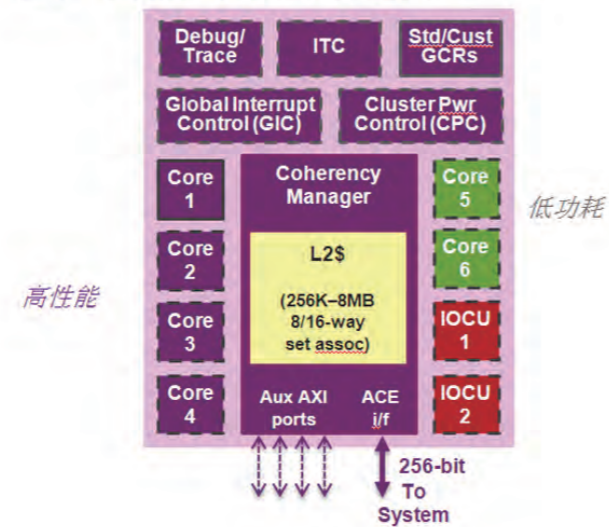
Andrew Heath表示，随着创新浪潮席卷全球，面对物联网、移动智能设备、可穿戴设备、消费类电子、汽车电子等热门市场产品日渐同质化的市场困境，企业如何通过技术创新，开发具有差异化、低功耗、高效能的颠覆性新产品是一个巨大的挑战。

Imagination Technologies 完备的产品组合以及行业领先的技术优势，可以帮助企业在研发工作中针对网络通信、视频、绘图、显示、嵌入式系统、SoC等尖端技术突破设计瓶颈，解决以往各类产品的设计局限。他说，Imagination对各细分市场有深入的理解，与拥有专业行业知识的伙伴共同合作，其核心IP可覆盖广泛的应用市场。

Andrew Heath介绍，Imagination IP内核包括三大块：MIPS是差异化的CPU/MCU处理器和真正的RISC，具有悠久的历史 and 完整的产品线，具有独特的MT特性；即使入门级M系列产品仍具备VZ特性。PowerVR是终极多媒体IP核系列，TBDR在图形和视频方面长期领先，可以实现创新视觉开发；XE两位数的授权增长率，且有强劲的客户关注。Ensigma是连接应用的全面解决方案，支持最广泛的标准范围、超低功耗、可带来更大价值的灵活性，授

## MIPS I6500 – “内部异构”

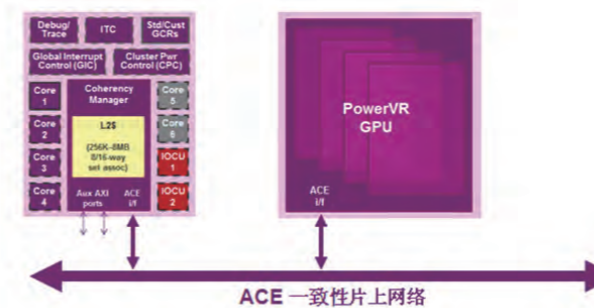
在单一集群中可对单个核进行配置



权表现强劲。此外，Imagination还通过工具、合作伙伴、设计和支持服务，帮助客户取得成功。

Imagination在中国有突出且不断增长的市场表现，Andrew Heath承诺继续增加在中国的研发、销售和市场投入；通过本地的合作伙伴推动VR生态系统建设；通过微信和互联网社区推进Imagination技术和行业发展；积极推动HSA举措；与包括清华大学和上海交大在内的知名大学密切合作；互联MCU实验室教材将于11月初翻译成中文；计划在11月与Microchip合作举办南京站研讨会。

## MIPS I6500 – “外部异构” CPU+GPU



他表示，用户之所以选择PowerVR多媒体技术，是因为它拥有业内领先的功耗与面积效率，可满足各种性能需求的可扩展架构，面向图形和计算的完整产品发展路线，以及可扩展的广泛的视频和相机IP以辅助完成综合的GPU应用，还有在GPU计算、光线追踪、相机ISP及视频领域持续创新。选择Ensigma通信技术则是因为高效、可扩展、灵活的集成通信IP、端到端解决方案，以及Imagination是业内第一的连接性IP提供商。选择MIPS则是源于其硬件多线程、硬件虚拟化和最大化的灵活性。

## 异构才是未来

Imagination Technologies在会上宣布推出新的Warrior I-class I6500 CPU。MIPS处理器IP执行副总裁Jim Nicholas称，此款多线程、多核、多集群设计可为多核异构设计提供全新等级的系统效率与可扩展的运算能力。目标应用包括汽车辅助驾驶(ADAS)系统和无人驾驶汽车、网络、无人机、工业自动化、安全、视频分析、机器学习以及其他日益依赖于异构运算的各种应用。

他说，现今的异构SoC设计需将高性能的CPU集群与GPU或加速器集群结合起来，共同处理相同的数据集。I6500是具有高度可扩展性的解决方案，能够在集群中连续一致地部署优化的CPU核配置(“内部异构”，‘Heterogeneous Inside’)，也能根据系统需求，在芯片上部署各种配置的CPU集群和GPU或加速器集群(“外部异构”，‘Heterogeneous Outside’)。

Jim Nicholas表示，I6500已为可扩展的异构多核设计树立了新的标准，并能为致力于推动市场变革的行业先行者提供一套具有高度差异化特性的解决方案。其客户Mobileye便是拥有远见的先行者之一，它正以先进的、通过验证的技术引领ADAS与无人驾驶技术的发展，并将持续推动创新，突破极限。

## MIPS I6500 – “外部异构” 加速器集群



第三方定制IP - AXI兼容

据介绍，I6500 CPU将在Mobileye的下一代EyeQ5 SoC的异构一致性处理集群扮演重要角色，此款SoC将用于在2020年问世的完全无人驾驶(FAD)汽车中作为中央处理器，负责传感器融合(sensor fusion)的运算操作。EyeQ5共内建8个多线程MIPS CPU核，并与18个Mobileye的视觉处理器(VP)核耦合在一起。通过结合Mobileye的各种单/多摄像头驾驶辅助/自动驾驶系统算法，并运用其特定的视觉加速器以及Imagination的MIPS CPU提供的超高效率实时处理与控制，这些视觉处理器将能以极低的功耗实现优异的运算能力。

Jim Nicholas认为，异构是行业发展的未来。Imagination IP产品处于许多应用的异构SoC核心位置，越来越多的高性能SoC需要将灵活的MIPS CPU架构、高效的PowerVR GPU以及特定应用的加速器相结合，从而优化功耗、性能和面积，集成来自多个供应商的IP，可移植硬件和驱动程序软件，实现共同应用程序开发环境和虚拟内存共享环境。

## 帮助客户成功

Andrew Heath最后总结道，行业领导者之所以选择Imagination，理由是在三大核心IP领域，Imagination拥有领先技术，拥有可帮助客户实现差异性的创新及灵活方法；Imagination在生态系统和合作伙伴方面投入巨大，其权利金业务模式决定了只有客户获得成功，Imagination才能真正成功。

www.cn.imgtec.com

# 三大特性让下一代移动电源实现差异化

安森美半导体在北京举办移动电源媒体交流会，公司智能电源方案市场营销工程师陈永强先生讲解了这款新型智能充电控制器所具备的创新性能和先进技术，并就媒体关心的移动电源市场热点和技术进行了交流。他表示，安森美半导体推出行业首款智能充电控制器符合下一代移动电源的严格要求，有助于实现产品的差异化设计。

## 移动电源的市场趋势

随时随地为便携式电子产品充电的需求在日益增长，移动电源在未来几年将更加盛行。在移动电源的容量随着时间而增长的前提下，准确可靠的充电容量指示和支持最新的快速充电标准的能力更为关键。但是，目前市场上的移动电源产品同质化现象相当严重。要满足上述要求，移动电源方案应当具有以下优势：简单的系统结构、支持快速充电，同时能够与智能手机通信。

为了满足上述需求，安森美半导体推出了行业首款智能充电控制器——高度集成的单芯片移动电源方案，可用于开发下一代锂离子电池供电的产品。这款同类最佳的 LC709501F 充电控制器将能创造紧凑、高效、功能丰富的移动电源，并简化和加快下一代移动电源方案上市。其功能的广度将提升用户体验，并有助于保持高度的安全性。

## 移动电源不再只拼价格

陈永强称，安森美半导体的 LC709501F 锂电池完整方案恰恰可以解决移动电源同质化，只拼价格的问题。首先，单芯片移动电源控制器系统结构采用紧凑的、高性能系统，集成 4 个元件到单个封装中——电压转换、USB 检测、微控制器（MCU）和电源，让系统结构变得简单。

其次是支持快速充电，它支持最新的快速充电标准，可确定连接了什么类型的设备，并自动选择可用的最快充电方法 / 可简单地通过充电固件更新到最新的充电方法（FAST CHARGE 快速充电、高通快速充电：QC2.0/3.0 在出厂时预先设定）。

第三，与智能手机的通信可显示电池健康和充电信息，USB 主机控制器支持 iOS® 和 Android 应用程序 / 提供一

个智能手机应用程序在智能手机显示屏显示剩余电量、充电时间、电池使用时间和电池周期数等，同时为制造商提供一个应用程序定制工具。

陈永强介绍说，LC709501F 锂电池完整方案提供广泛的功率和 5 伏（V）、9 V 和 12 V 工作的电压 / 电流输出范围，通过简单的 FET 选择，最大充放电能力达 30 瓦（W）。LC709501F 确定连接了什么类型的设备并自动选择可用的最快充电方法。资深用户甚至可以重新编程 LC709501F 以支持定制的充 / 放电曲线，以及 USB Type-C 和 PD “策略引擎”功能。该单芯片方案包括集成的电量计功能、可配置的 I/O、LED 驱动器、I2C 接口，和用于外部功率 MOSFET 的预驱动器，提供系统灵活性。安森美半导体且提供设计参考套件以实现快速上市。LC709501F 通过改变外部 MOSFET 支持达 30 W 的多种不同输出功率级别。此外，该单芯片有一个集成的 USB 2.0 全速主机控制器。

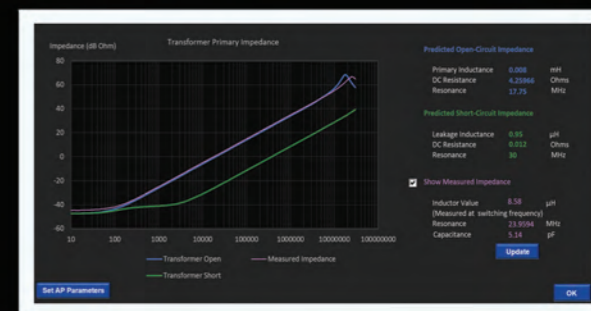
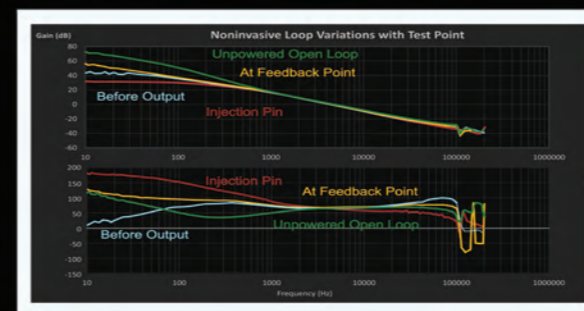
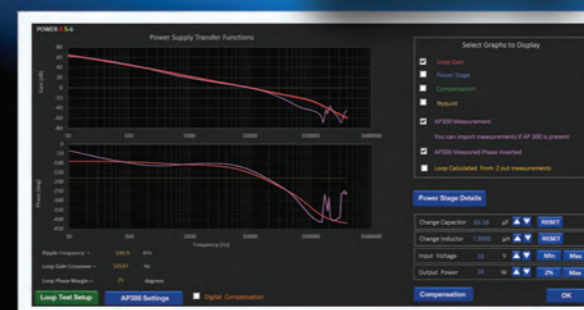
据介绍，LC709501F 的 USB 主机控制器支持与 iOS 和 Android 应用程序互通互联，使该器件能与连接的智能手机通信，从而利用其显示屏显示有关电池健康和充电过程的信息（充电时间、电池使用时间、完成的充电周期次数等）。该器件兼容智能手机厂商采用的专有充电协议（如快速充电和高通快速充电）以加快充电时间。为确保运行的寿命，LC709501F 还提供过流、过压和冗余电池保护机制，以及一个用于温度监测的热敏电阻。LC709501F 支持的工作温度范围为 -40°C 至 +85°C。

陈永强最后总结道，LC709501F 对移动电源客户的益处在于：简单的系统结构可设计一个紧凑的、薄的移动电源 / 支持平台设计，单芯片方案节省约 20% 的空间 / 可选择最佳 FET，为移动电源提供不同的输出电流；易于设计来满足最新的充电方式 / 减少设计时间，以最新的充电标准加速上市 / 最小化重设计硬件时间和推出采用最新充电方式的移动电源；可通过结合客户 logo 的智能特性吸引客户。App 应用程序可用作客户和终端用户之间的通信工具，提供新的用户体验。

[www.onsemi.cn](http://www.onsemi.cn)

# 电源设计的频率响应分析

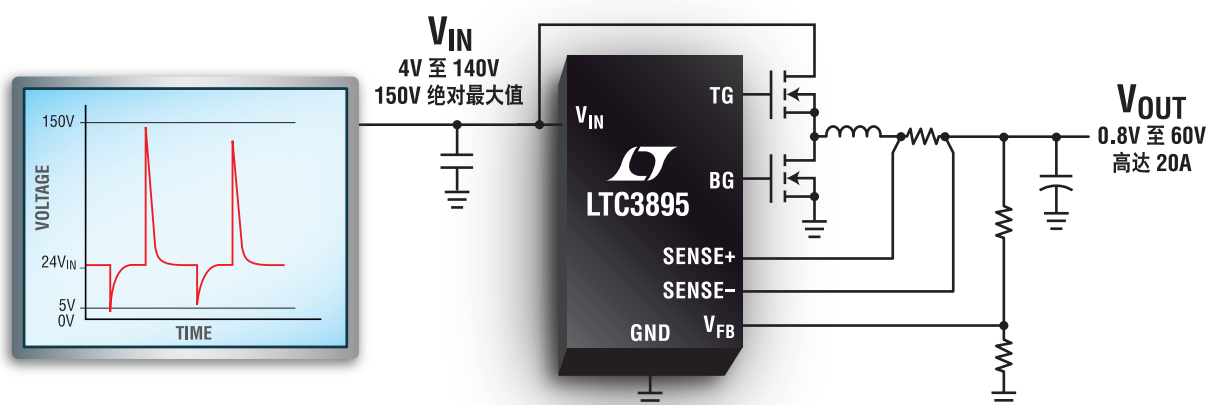
AP300 频率响应分析仪具有 0.01 Hz 至 30 MHz 范围。它是电源系统的所有增益相位测量的最佳选择，包括开关电源、数字电源、PFC 电路、EMI 滤波器和无源元件。



Ridley Engineering 欧洲有限公司。Beech Court . Hurst, Berkshire RG10 0RQ. 英国 +44 (0)1509 276245  
Ridley Engineering 公司。3547 53rd Avenue West, Suite 347 . Bradenton, FL 34210. 美国 +1 941 538 6325

[WWW.RIDLEYENGINEERING.COM](http://WWW.RIDLEYENGINEERING.COM)

# 150V 低 $I_Q$ 同步降压型控制器



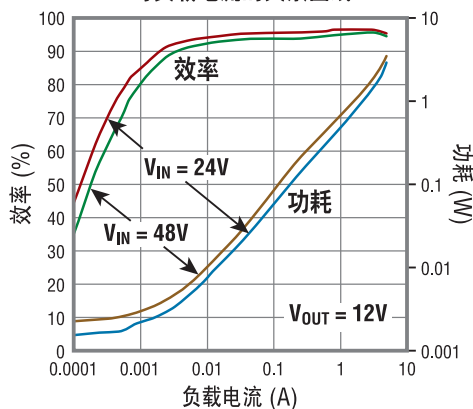
## 40 $\mu$ A $I_Q$ 、5V 至 10V 栅极驱动并能以 100% 占空比操作

LTC<sup>®</sup>3895 同步降压型控制器使高输入电压降压转换的性能和简单性达到了新的水平，适用于高达 150V 的输入。它免除了在许多 80V 至 100V 电信、工业和汽车设计中增设庞大且昂贵的外部浪涌保护器之需要。LTC3895 的 5V 至 10V 可调栅极驱动可使逻辑级或标准级 N 沟道 MOSFET 得到极佳利用，因而提供了极大的设计灵活性。在宽广电流范围内高于 90% 的工作效率简化了热设计，而其 40 $\mu$ A 的无负载静态电流则延长了电池供电型系统的操作运行时间。

### 特点

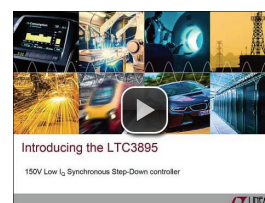
- 宽  $V_{IN}$  范围：4V 至 140V (150V 绝对最大值)
- 宽  $V_{OUT}$  范围：0.8V 至 60V
- 可调的栅极驱动：5V 至 10V
- 低静态电流：40 $\mu$ A
- 能够以 100% 占空比操作
- EXT $V_{CC}$  采用  $V_{OUT}$  给栅极驱动器供电
- 具有高压引脚间隔的 38 引脚 TSSOP 封装

### 效率和功耗 与负载电流的关系曲线



### 查询详情

[www.linear.com.cn/product/3895](http://www.linear.com.cn/product/3895)



[www.linear.com.cn/solutions/7291](http://www.linear.com.cn/solutions/7291)

LT、LT、LTC、LTM、Linear Technology 和 Linear 标签是凌力尔特公司的注册商标。所有其他商标均为各自拥有者的产权。